

Reference C

**JP03260622 A**  
**MULTIGRADATION LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVING**  
**VOLTAGE GENERATING CIRCUIT**  
**HITACHI LTD**

**Abstract:**

**PURPOSE:** To easily and accurately control the multigradation display of upper and lower visual angle changes by finding out a reference voltage from brightness-voltage characteristics corresponding to the visual angles and correcting the reference voltage by a divided voltage corresponding to the visual angles to obtain a driving voltage. **CONSTITUTION:** When the brightness-voltage characteristic is extended in the case of  $0^\circ$  and  $40^\circ$  visual angles, the reference voltage  $V_{OFF}$  is obtained, and when the oblique line of the right-angled triangle is divided at the same rate, an intermediate gradation voltage is obtained. A voltage  $V_H$  is set up to liquid crystal voltage  $V_1$  with 100% brightness (transmissivity), the voltage  $V_H$  is supplied to serial voltage dividing resistor circuits  $R_1$  to  $R_7$  through a voltage variable means 1 to divide the voltage  $V_H$  into seven parts and obtain eight gradation voltages from a 1st gradation to a 8th gradation. When only one voltage of the means 1 is controlled from voltage  $V_{K_0}$  e.g. to voltage  $V_{K_{40}}$  e.g. in accordance with a change in the visual angle, the driving voltage of gradation display in the case of  $40^\circ$  visual angle can be obtained.

**COPYRIGHT: (C)1991,JPO&Japio**

**Inventor(s):**

TAKAHASHI KOJI  
OWADA JUNICHI  
ONO KIKUO  
KONISHI NOBUTAKE

**Application No. 02060589 JP02060589 JP, Filed 19900312, A1 Published 19911120**

**Int'l Class: G02F001133**

G02F001133 G09G00336

**Patents Citing This One** No US, EP, or WO patent/search reports have cited this patent.

BEST AVAILABLE COPY

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

## ⑫ 公開特許公報(A) 平3-260622

⑮ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)11月20日

G 02 F 1/133

5 5 0

7709-2H

G 09 G 3/36

5 8 0

7709-2H

8621-5C

審査請求 未請求 請求項の数 8 (全37頁)

⑭ 発明の名称 多階調液晶表示装置とその駆動電圧発生回路

⑯ 特 願 平2-60589

⑰ 出 願 平2(1990)3月12日

⑱ 発 明 者 高 橋 孝 次 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

⑲ 発 明 者 大 和 田 淳 一 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

⑳ 発 明 者 小 野 記 久 雄 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

㉑ 発 明 者 小 西 信 武 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

㉒ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉓ 代 理 人 弁理士 徳若 光政

## 明 細 書

## 1. 発明の名称

多階調液晶表示装置とその駆動電圧発生回路

## 2. 特許請求の範囲

1. TFTアクティブマトリックス構成の液晶表示パネルに対して上下方向に異なる少なくとも2つの視角に対応した輝度-電圧特性の傾きにそれぞれ沿った直線の延長線上での交点に基づいて近似的に求められる電圧を基準電圧とし上記視角に対応して変化させられる電圧に連動した多階調表示用の駆動電圧を形成する分圧回路と、液晶の交流化信号に従い上記基準電圧を発生させる回路及び分圧回路に極性反転させた動作電圧を供給するスイッチ回路とを含むことを特徴とする多階調液晶表示装置の駆動電圧発生回路。
2. 上記分圧回路により形成された多階調用の駆動電圧は、ボルテージフォロフ回路と、上記出力電圧を受けて位相反転を行う反転増幅回路とにそれぞれ供給され、上記ボルテージフォロフ

回路と反転増幅回路を通した形成される駆動電圧は、液晶パネルの1つおきの信号線にそれぞれ対応して上下に振り分けられた駆動回路に対応してそれぞれ供給されるものであることを特徴とする特許請求の範囲第1項記載の多階調液晶表示装置の駆動電圧発生回路。

3. 上記分圧回路は2つの分圧回路からなり、一方の分圧回路には上記スイッチ回路を通して交流化信号に従って極性が反転される動作電圧が供給され、他方の分圧回路には極性反転増幅回路を介して動作電圧が供給され、これら2つの分圧回路の分圧出力電圧は、それボルテージフォロフ回路を介して液晶パネルの1つおきの信号線にそれぞれ対応して上下に振り分けられた駆動回路に対応して供給されるものであることを特徴とする特許請求の範囲第1項記載の多階調液晶表示装置の駆動電圧発生回路。
4. 上記基準電圧は、その温度依存性に対応した温度補償回路により自動的に温度補償されるものであることを特徴とする特許請求の範囲第1、

第2又は第3項記載の多階調液晶表示装置の駆動電圧発生回路。

5. 上記分圧回路には、視角補正及び温度補償用が行われた動作電圧が低出力インピーダンスのバッファアンプを介して供給されるものであることを特徴とする特許請求の範囲第1、第2又は第3項記載の多階調液晶表示装置の駆動電圧発生回路。
6. 上記液晶交流化駆動電圧を形成するためのスイッチ回路を通した電圧は、TFTトランジスタの実効的なしきい値電圧に見合った双方向のレベルシフト電圧を形成するレベルシフト回路に供給され、このレベルシフト回路を介して液晶の信号線に与えられる絶対値的な最大駆動電圧を形成するものであることを特徴とする特許請求の範囲第1、第2、第3、第4又は第5項記載の多階調液晶表示装置の駆動電圧発生回路。
7. 上記液晶の交流化信号によりスイッチ制御されるスイッチ回路を介して極性の切り替えが行われる電圧を視角補正又は温度補償電圧発生回

路に供給し、そこで発生された電圧を低出力インピーダンスのバッファアンプを通して多階調用の駆動電圧を形成する分圧回路に与えるものであることを特徴とする特許請求の範囲第1、第2、第3、第4、第5、又は第6項記載の多階調液晶表示装置の駆動電圧発生回路。

8. 多階調用の駆動電圧を発生させる電源回路が搭載された実装基板は、液晶表示パネルの裏面にバックライトを挟むように重ね合わされて配置されるものであることを特徴とする多階調液晶表示装置。

### 3. 発明の詳細な説明

#### (産業上の利用分野)

この発明は、多階調液晶表示装置とその駆動電圧発生回路に関し、例えばディジタル方式により多色表示を行うTFTアクティブマトリックス構成のカラー液晶表示装置に利用して有効な技術に関するものである。

#### (従来の技術)

TFT(薄膜トランジスタ)を搭載したアクテ

ィブマトリックス構成のカラー液晶表示装置に関しては、例えば日経マグロウヒル社、1984年9月10日付「日経エレクトロニクス」頁211等がある。

#### (発明が解決しようとする課題)

TFT液晶表示装置は、小型低消費電力のディスプレイ装置として、主としてマイクロコンピュータシステムにおけるモニター等に用いられているが、オフィスオートメーション用機器におけるディスプレイ装置として多階調、多色カラー表示の要求が強い。

TFTアクティブマトリックス構成の液晶表示パネルを用い、上記のように多階調表示を行わせるためには、液晶の輝度-電圧特性におけるリニアな領域を使う必要がある。しかしながら、液晶における輝度-電圧特性は、第31図に示すように、上下方向の視角により大きく変動してしまう。例えば表示パネルに対して視角0°で設定した各階調の透過率から1/2階調以上に色調がずれない視角範囲である視野角を求めてみると、視野角

は約9°と非常に狭いことが判る。同図に示すように各階調が全体として透過率が低くなる方向に、言い換えるならば黒レベルに近い方に変化してしまう。このため、例えば512色等のように微妙な色調を表現することを目的とする多色のカラー表示では色調が大幅に狂ってしまい多色表示の意味を持たなくなってしまう。

そこで、上記のように視角が変化した場合には、それに対応して各階調に対応した駆動電圧を変化させることが考えられる。この場合、最も単純な発想に従えば、各階調表示に対応した駆動電圧を調整可能にさせることが考えられる。しかしこのような調整方法では、8階調の表示を行うときには視角が変化する毎に8個所もの調整を必要とし、その組み合わせが膨大となって到底実用に供し得ない。このような理由から、従来のカラー液晶表示装置は、上記輝度-電圧特性のリニアな部分を使わない赤、緑及び青の単階調の組み合わせにより8色を作り出すものである。このような単階調の場合においては、上記のような視角による輝度

-電圧特性の変動の影響を受けないように十分なマージンをとって駆動電圧を形成することができるものとなる。

本願発明者等は、上記液晶における上下方向の視角に対する輝度(透過率)-電圧特性が近似的に一定の基準電圧を持って変化することを発見した。そして、この基準電圧を利用することより、液晶の透過率がリニアに変化する領域を用いて多階調表示を行うときの視角の変化に対して簡単に調整するようにした表示駆動電圧発生回路を開発するに至った。

この発明の目的は、上下方向の視角変化に対する多階調表示の調整が簡単にしかも正確に行うことができる多階調液晶表示装置とその駆動電圧発生回路を提供することにある。

この発明の他の目的は、高品質の多色カラー表示を実現した多階調液晶表示装置とその駆動電圧発生回路を提供することにある。

この発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面から明

らかになるであろう。

(課題を解決するための手段)

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記の通りである。すなわち、TFTアクティブマトリックス構成の液晶表示パネルに対して上下方向に異なる少なくとも2つの視角に対応した輝度-電圧特性の傾きにそれぞれ沿った直線の延長線上での交点に基づいて近似的に求められる電圧を基準電圧とし上記視角に対応して変化させられる電圧に連動した多階調表示用の駆動電圧を形成し、液晶の交流化信号に従い上記基準電圧を発生させる回路及び分圧回路に極性反転させた動作電圧を供給する。上記基準電圧は、その温度依存性に対応した温度補償回路により自動的に温度補償する。多階調用の駆動電圧を発生させる電源回路が搭載された実装基板は、液晶表示パネルの裏面側にバックライトを挟むように重ね合わされて配置させる。

(作 用)

上記した手段によれば、1個所の調整により多

階調のための複数からなる多階調用の駆動電圧をその視角に対応した輝度-電圧特性の傾きに沿って変化させることができるから、視角の上下方向の変化に対する階調表示の調整が簡単にしかも正確となる。また、比較的多くの素子数が実装されることにより大型化する多階調用駆動電圧発生回路用の実装基板を持つにも係わらず正面側からみたサイズの大型化を防ぐことができる。

(実施例)

第1図には、この発明に係る液晶の多階調表示における視角補正方式の原理を説明するための特性図が示されている。

同図においては、縦軸に輝度(液晶の透過率)Bを、横軸には液晶の両電極に印加される電圧Vを示している。 $\theta = 0^\circ$ の特性曲線は、液晶の正面(法線)に対応した視角の特性図であり、 $\theta = 40^\circ$ の特性曲線は、上記法線に対して上方向に $40^\circ$ に傾いた視角の特性図である。このように、視角が $0^\circ$ から $40^\circ$ に変化すると、輝度がリニアに変化する特性曲線の領域は、全体として

左方向にシフトする。したがって、例えば8階調を得るときに、前記のように視角が変化したときに同一の輝度、例えば中間階調5が得られるように電圧 $V_5$ を $V_5'$ のように変化すればよいことが考えられる。しかしながら、 $\theta = 0^\circ$ の特性曲線は視角が上記のように $40^\circ$ に変化したときには左方向に平行移動するのではなく、その電圧に対する輝度の傾きも変化してしまうから、前記説明したように残り7つの階調についてもそれぞれに電圧補正を行うことが必要となり前述のようにその組み合わせが膨大となってとうてい実用に供し得ない。

ところが、本願発明者等においては、上記 $\theta = 0^\circ$ の特性曲線と $\theta = 40^\circ$ の特性曲線とを注意深く観察したところ、特性曲線の変化には以下のような一定の法則的なものが存在することを発見した。すなわち、視角が $\theta = 0^\circ$ の特性曲線に対して、視角が $\theta = 40^\circ$ の特性曲線は全体として左方向にシフトするとともに、その傾きが大きくなるように変化する。このような視角変化に対す

るよる特性曲線の変化の特徴から、上記2つの曲線のうち、輝度がリニアに変化する領域を直線に近似してそれを上方向に延長させる。すると、同図に細線で示すように近似された2つの直線は、特性図の上部で交点Pを持つものとなる。また、上記2つの直線は特性曲線の下部に延長することにより横軸と交点を持つ。

このP点から横軸(電圧軸)に対し垂線を引き、それを底辺とした2つの直角三角形を描くことができる。すなわち、上記交点Pに対応した電圧( $V_{off}$ )を基準電圧とし、上記横軸(電圧軸)との交点から求められる電圧(以下、視角補正電圧という場合がある) $V_{xo}$ を高さとする直角三角形の斜辺が上記特性曲線 $\theta = 0^\circ$ に対応したものとなる。

そして、上記基準電圧( $V_{off}$ )に対して視角補正の電圧を $V_{xo}$ のように変化させることによって形成される直角三角形の斜辺が上記特性曲線 $\theta = 40^\circ$ に対応したものとなる。このように直角三角形の高さである上記電圧 $V_{xo}$ を電圧 $V_{xo}$ の

ように変化させるだけで、上記2つの直角三角形の斜辺を同じ比率で分割して得られる中間階調、例えば同図において代表として例示的に示されている輝度(第5階調)B5に対応した $\theta = 0^\circ$ のときの電圧 $V_{x0}$ から $\theta = 40^\circ$ のときの電圧 $V_{x40}$ のように自動的に得られることが判る。

言い換えるならば、輝度(透過率)0から100%までに対応した直角三角形の斜辺を8等分して8階調を得るとき、上記特性曲線の傾きに近似された直線から擬似的に求められる輝度0に対応した電圧 $V_{x0}$ を電圧 $V_{x40}$ のように1個所だけ視角の変化に対応して調整するだけで、上記等分して形成された8階調を得るための液晶駆動電圧を得ることができる。基準電圧 $V_{off}$ は、上記電圧 $V_{x0}$ や電圧 $V_{x40}$ に対して一種のオフセット電圧とみなすことができる。それ故、同図においては、基準電圧を $V_{off}$ のように表している。

以上の説明においては、液晶の輝度が電圧の変化に対してリニアに変化する領域の特性曲線を直線と近似したが、実際には輝度が0となる付近で

は電圧を上げると再び輝度が高くなるという跳ね返り部分を持つ。この跳ね返り部分は、上記視角の変化により変化するため、それらの影響を受けないように輝度0に対応した1階調を得るための電圧は、上記のような特性曲線の跳ね返り特性の影響を受けないよう十分なマージンをとって電圧 $V_1$ のように高い固定電圧とするものである。したがって、上記のように擬似的に求められる電圧 $V_{x0}$ と電圧 $V_{x40}$ は、専ら視角補正用の調整電圧としての意味を持つものであり、実際の液晶駆動電圧としては利用されないものである。

第2図には、多階調表示における視角補正機能を持つ駆動電圧発生回路の一実施例を示す基本的回路図が示されている。

高レベル側の電圧 $V_H$ は、透過率100%の白レベルに相当する第1階調に対応した液晶駆動電圧 $V_1$ として用いる。この電圧 $V_H$ は電圧可変手段1を介して直列分圧抵抗回路 $R_1$ 、ないし $R_2$ の一端である抵抗 $R_1$ に供給される。これらの直列分圧抵抗回路 $R_1$ 、ないし $R_2$ は、それぞれの相互

接続点から第2階調から第7階調までに対応した6通りの液晶駆動電圧 $V_2$ 、ないし $V_7$ を形成する。このように透過率0%から透過率100%を7等分して第1階調から第8階調までの8階調を得るときには、上記直列抵抗回路 $R_1$ 、ないし $R_2$ は、相互に等しい抵抗値にされる。これに対して抵抗 $R_1$ は、第1図の特性図において、透過率が100%から変化し始める、いわば液晶の視覚的しきい値電圧 $V_{TH0}$ や $V_{TH40}$ に対応した電圧を形成するためのものである。例えば、 $\theta = 0^\circ$ に対応した電圧 $V_{x0}$ のときには、上記抵抗 $R_1$ の抵抗値と抵抗 $R_2$ 、ないし $R_3$ による直列合成抵抗値との比により分圧して形成された電圧が、しきい値電圧 $V_{TH0}$ に対応した電圧に設定するものである。そして、上記の直列抵抗 $R_1$ 、ないし $R_2$ の抵抗値の比により $V_{x0} - V_{TH0}$ の電圧を7等分するものである。直列分圧抵抗回路の他端である抵抗 $R_2$ 側は、上記基準電圧 $V_{off}$ を形成する電圧可変手段2を介して低レベル側の電圧 $V_L$ に接続される。この電圧 $V_L$ は、十分なマージンを持って透過率

0%の黒レベルを形成するために第8階調に対応した液晶駆動電圧 $V_8$ とし用いられる。

この構成では、上記電圧可変手段1によりそこで発生する電圧量を変化させることにより、上記第1図に示した電圧 $V_{x0}$ や $V_{x40}$ といったような視角 $\theta$ の変化に応じた電圧を得ることができる。上述のように電圧 $V_{x0}$ や $V_{x40}$ は、実際の液晶駆動電圧としては用いられないことがないため出力として取り出していないが、実際には上記可変電圧手段1において存在する電圧である。この可変電圧手段1により電圧を $V_{x0}$ や $V_{x40}$ のように変化させることにより直列抵抗回路によりその変化に連動して上記6つの階調に対応した各液晶駆動電圧 $V_2 \sim V_7$ を得ることができる。

なお、上記の説明では発明の理解を容易にするため、上述のように抵抗 $R_1$ と $R_2$ に分けて説明したが、抵抗 $R_1$ と $R_2$ の接続点から得られる上記のようなしきい値電圧 $V_{x0}$ 等に対応した電圧は、液晶の駆動電圧として利用しない。したがって、実際の回路では、後に第10図等に示すよう

に1つの抵抗に置き換えられるものである。

この実施例では、電圧可変手段2により基準電圧 $V_{orr}$ も調整可能にしている。これは、液晶の素子特性のバラツキに対応したものの他、後述するような温度補償のためにも必要となるものである。このような温度補償に関しては、後に詳細に説明する。

第3図には、上記電圧可変手段1を用いた調整による輝度-視角曲線の一例が示されている。

同図では、各中間階調である第2ないし第7階調をパラメータとしている。同図に示すように、上記のような電圧可変手段1による1個所の調整により、視角 $\theta$ に対する透過率(輝度)は、視野角が約 $52^\circ$ の範囲で色調ずれは1/2階調以内に収めることができる。これにより、観察者は、ボリューム等からなる電圧可変手段1を操作することにより、上記視野角の範囲内で簡単に任意の視角に応じて正しい色調に合わせることが可能となる。

第4図には、この発明に係る液晶の多階調表示

における温度特性を考慮した視角補正方式の原理を説明するための特性図が示されている。

液晶においては、同図に示すように温度が変化しても輝度-電圧特性が変化することが知られている。本願発明者等において、温度 $T = 25^\circ\text{C}$ の特性曲線と $T = 60^\circ\text{C}$ の特性曲線とを注意深く観察したところ、温度が変化した場合でも上記の特性曲線の変化には以下のような一定の法則的なものが存在することを発見した。すなわち、温度 $T = 25^\circ\text{C}$ における視角 $\theta = 0^\circ$ と視角 $\theta = 40^\circ$ の特性曲線に近似された2つの直線の交点 $P_1$ から求められる基準電圧 $V_{orr1}$ に対して、温度が $T = 60^\circ\text{C}$ のように変化した場合でも、上記法則はそのまま維持され、温度 $T = 25^\circ\text{C}$ における視角 $\theta = 0^\circ$ と視角 $\theta = 40^\circ$ の特性曲線に近似された2つの直線により交点 $P_2$ が形成される。この交点 $P_2$ から基準電圧 $V_{orr2}$ が求められる。すなわち、本願発明者においては、上記のように温度が変化すると、それに応じて基準電圧 $V_{orr}$ も変化することを発見した。第2図に示し

た駆動電圧発生回路において、電圧可変手段2は、上記のような温度補償のために用いることができる。

第5図には、上記電圧可変手段1と2を用いた電圧調整による輝度-視角曲線の一例が示されている。同図において、実線で示した特性曲線は、上記第4図における第1階調の電圧 $V_1$ を8Vとして、基準電圧 $V_{orr2}$ を1.2Vとした場合の温度 $T = 60^\circ\text{C}$ において、上記電圧可変手段2を調整した場合の各中間階調の視角特性である。各中間階調のずれが1/2階調以内に収まる視野角は約 $30^\circ$ と広い値を示す。しかし、同図に第7階調を例にして破線で示したように、 $T = 25^\circ\text{C}$ で設定した基準電圧 $V_{orr1} = 1.7\text{V}$ をそのまま用いると、透過率が著しく低下して色調の調整が不可能になってしまう。

以上のように本発明に係る液晶の多階調表示における視角補正方式においては、最大輝度である白レベルの駆動電圧 $V_7$ と最低輝度である黒レベルの駆動電圧 $V_1$ は、上述のように視角変化や温

度変化に対して十分な電圧マージンを持って設定された固定電圧であるため、上記のような中間階調の視角補正や温度補償のために電圧可変手段1や2の変化に無関係となる。これにより、上記のような電圧可変手段1や2を操作しても、白黒ディスプレイでの最大コントラストや、カラーパネルにおける基本8色のコントラストは低下しないという特長を持つ。なお、上記温度補償のための電圧可変手段2による基準電圧 $V_{OFF}$ の調整は、後述するように温度補償回路を用いることにより自動調整を行うことができる。これにより、実質的には1個所の調整により多階調表示における視角補正が行われ、観察者にとって極めて使い勝手のよい液晶多階調ディスプレイ装置を得ることができる。

第6図には、多階調表示のための液晶駆動電圧発生回路の基本的な一実施例の回路図が示されている。

液晶表示装置においては、液晶に印加される駆動電圧に直流成分があってはならないためは、駆

て出力される。この中点電圧 $V_c$ 。例に上記電圧可変手段2を設け、前記のような基準電圧 $V_{OFF}$ を形成し、6個の階調電圧 $V_1$ 、ないし $V_6$ を形成する抵抗 $R_1$ 、ないし $R_6$ 。からなる直列抵抗回路の抵抗 $R_1$ 。に供給される。この直列抵抗回路の他端側である抵抗 $R_6$ 。には電圧可変手段1が設けられる。電圧可変手段1には、上記のような交流化のための駆動電圧を形成するために、スイッチ $SW_1$ 介して上記高レベル側の電圧 $V_H$ とスイッチ $SW_2$ を介して上記低レベル側の電圧 $V_L$ とが交互に切り換えられて供給される。例えば、奇数フレームには、スイッチ $SW_1$ がオン状態となり、高レベル $V_H$ と中点電圧 $V_c$ により正極性の駆動電圧 $V_1$ 、ないし $V_6$ を形成する。そして、偶数フレームのときにはスイッチ $SW_2$ がオン状態となり、低レベル $V_L$ と中点電圧 $V_c$ により負極性の駆動電圧 $-V_1$ 、ないし $-V_6$ を形成する。同図においては、駆動電圧 $V_1$ 、ないし $V_6$ は時分割的に正及び負に切り換えられるので上記極性を示す記号を省略するものである。なお、上記スイッチ $SW_1$ と

動電圧はフレーム毎に正/負極性に交互に極性反転するという交流駆動が必要である。このような交流駆動のために、正及び負の駆動電圧が必要になる。したがって、第2図に示した基本回路を2組設けて正極性に対応した駆動電圧と負極性に対応した駆動電圧を作り出すことが考えられる。しかし、このようにすると、回路規模が大きくなるとともに、正と負の駆動電圧が素子特性バラツキの影響を受けて正しく一致しなくなる。このように正と負の駆動電圧にバラツキを有すると、それが直流成分として液晶に印加されることとなり、液晶の表示寿命を極端に短くしてしまうという問題を有する。

この実施例では、上記のような問題を解決するために、上記第2図に示したような1つの基本回路を用いて、正と負の両極性の液晶駆動電圧を発生させるものである。

高レベル側の電圧 $V_H$ と低レベル側の電圧 $V_L$ とは抵抗 $R_1$ と $R_2$ による直列回路に印加され、ここで分圧され中点電圧が上記駆動電圧 $V_c$ とし

$SW_2$ により交互に切り換えられて供給される電圧 $V_H$ と $V_L$ が上記第1階調に対応した駆動電圧 $V_1$ 、又は $-V_1$ にされるものである。

この構成では、液晶の交流化駆動のための正及び負極性の駆動電圧が、上記視角補正や温度補償を行う共通の電圧可変手段1及び2と、直列抵抗から形成できる。これにより、回路の簡素化と正及び負極性の駆動電圧を正しく一致させることができるから、正及び負極性で交互に駆動するとき液晶に直流電圧が印加されることがない。

第7図には、この発明に係るTFT液晶表示装置の一実施例のブロック図が示されている。

同図の液晶表示装置は、512色のカラー表示に向けられている。

マイクロコンピュータシステム等に対応したインターフェイス部は、タイミングコンバータTC ON 3により構成される。このタイミングコンバータは、標準的なカラーCRT(陰極線管)のR、G、Bの入力に対応したカラーデータ $R_0 \sim R_5$ 、 $G_0 \sim G_5$ 及び $B_0 \sim B_5$ と、水平同期信号HS

YNC、垂直同期信号VSYNC、表示タイミング信号YDISP等を受け、多色カラー表示用のTFT液晶駆動信号に変換する。PLLは、フェーズ・ロックド・ループ回路であり、1ドットクロックパルスDOTCLKを形成する。

TFTパネル(TFT Panel)は、特に制限されないが、横方向に走査線電極が延長されるよう配置され、縦方向に信号線電極が延長されるよう配置される。上記走査線電極と信号線電極の交点には1の画素が構成される。1つの画素は、画素電極とTFTトランジスタから構成される。上記TFTトランジスタのゲートは対応する走査線電極に接続され、上記TFTトランジスタのドレインは対応する信号線電極に接続される。そして、TFTトランジスタのソースは画素電極に接続される。なお、TFTトランジスタはMOSFET(絶縁ゲート型電界効果トランジスタ)と同様に双方向に信号を伝達するものである。それ故、上記TFTトランジスタのドレインとソースという呼び方は便宜的なものであると理解されたい。

により、簡単に奇数と偶数の信号線電極を相互に異なる極性の駆動電圧を供給する構成を取ることができる。

タイミングコンバータTCON3は、上記のように振り分けられた上側と下側のドレインドライバに対応して2つの信号バスにより上側データと出力側データが転送される。クロックパルスCL2UとCL2Lは、上記信号バスにより12ビットの単位でシリアルにデータを入力するために用いられる。すなわち、上側のドレインドライバと下側のドレインドライバとは上記クロックパルスCL2UとCL2Lにそれぞれ同期して12ビットの単位で上側データと下側データがそれぞれシリアルに転送される。

クロックパルスCL1は、上記シリアルに転送された1ライン分のデータをラッチするために用いられる。すなわち、クロックパルスCL1は、1ライン分のデータ転送が終了すると発生され、転送されたデータを保持し、それに基づいて1ライン分の駆動電圧が形成され、ゲートドライバー

上記横方向に延長される走査線電極は、ゲートドライバーにより順次選択される。すなわち、ゲートドライバーは、フレーム信号FLMと、走査タイミングに対応したパルスCL3を受け、上から下方向に向かって上記走査線電極を順次選択するものである。このため、ゲートドライバーは、特に制限されないが、ダイナミック型のシフトレジスタとドライバーとから構成される。

この実施例では、特に制限されないが、TFTパネルにおいて縦方向に延長される信号線電極は、奇数と偶数とに分けられそれぞれに対応してドレインドライバが設けられる。例えば、奇数番目の信号線電極はTFTパネルの上側に設けられたドレインドライバにより駆動され、偶数番目の信号線電極はTFTパネルの上側に設けられたドレインドライバにより駆動される。このように上下にドライバーを振り分けることによって、ドライバー側からみた信号線電極のピッチを広くできドライバーの実装を容易にすることができる。また、上記のように信号線電極を振り分けること

により選択された走査線電極に対応した1ライン分の画素にパラレルに書き込まれる。

上記のような液晶画素への書き込みと並行して上記クロックパルスCL2UとCL2Lを用いて次のラインに対応したデータのシリアル取り込みが行われる。

電源安定化回路は、+5Vと-24Vのような2つの電圧を受け、駆動電圧発生回路の動作に必要な+5Vと-20Vのような安定化電圧を発生させる。電源安定化回路は、タイミングコンバータTCON3からの表示制御信号DISP/ONを受けてその動作が有効にされる。

駆動電圧発生回路は、基本的には上記第6図に示すような回路から構成される。視角調整用の可変抵抗は、前記電圧可変手段1を構成するものである。

この実施例では、上述のようにTFTパネルのドレインドライバが奇数番目の信号線電極と偶数番目の信号線電極とに分けられ、しかも駆動電圧の極性が異なるように構成されることに対応し、



正及び負の2種類の駆動電圧を同時に発生させるものである。タイミングコンバータTCON3により形成される交流化信号Mは、フレーム毎にハイレベルとロウレベルに交互に変化する信号であり、液晶の交流駆動のための駆動電圧の極性を切り換えを指示する。駆動電圧発生回路は、上記交流化信号Mを受け、下側ドライバー用駆動電圧と上側ドライバー用駆動電圧の極性を交互に切り換えるようにする。第6図の基本的な回路で説明すると、上記交流化信号Mは、スイッチSW1とSW2の交互の切り換えを制御するために用いられるものである。

第8図には、ドレインドライバーの要部一実施例のブロック図が示されている。

同図のドレインドライバーは、下側のドレインドライバーにおける2つの信号線電極Y2、Y4に関連する回路が例示的に示されている。なお、上側のドレインドライバーも同様な回路から構成され、それに対応した信号線電極は括弧により参考として表している。

レインドライバーも320本からなる奇数番目の信号線電極の駆動するから、 $320 \times 3 / 4 = 240$  (サイクル) のように上記下側ドライバート同じ時間内に1ライン分のデータを取り込む。

ラッチ回路(2)に上記1ライン分のカラーデータが12ビットずつシリアルに入力されると、水平掃線期間においてクロックパルスCL1によりパラレルにラッチ回路(1)に転送される。上記のパラレル転送が終了すると、ラッチ回路(2)は、次のラインに対応したカラーデータをシリアルに取り込む。ラッチ回路(1)に取り込まれたカラーデータは、電圧セクターに供給される。電圧セクターは、上記3ビットからなるカラーデータをデコードして、8階調に対応した駆動電圧V<sub>i</sub>、ないしV<sub>j</sub>の中から1つの駆動電圧に対応した選択信号を形成する。これにより、カラーデータに対応した階調の駆動電圧がスイッチを介して信号線電極に伝えられる。TFTパネルにおいては、ゲートドライバーにより1つの走査線電極が選択状態にされ、それに対応したTFTト

8階調表示を行うために、1画素分のデータは3ビットから構成される。それ故、12ビットからなるデータを転送する信号バスは3ビットずつ分割される。データD<sub>0</sub>～D<sub>2</sub>は、信号線電極Y2に対応したラッチ回路(2)に取り込まれる。データD<sub>3</sub>～D<sub>5</sub>は、次の信号線電極Y4に対応したラッチ回路(2)に取り込まれる。そして、残りのデータD<sub>6</sub>～D<sub>8</sub>とデータD<sub>9</sub>～D<sub>11</sub>は、図外の信号線電極Y6とY8に対応したラッチ回路(2)それぞれに取り込まれる。これにより、12ビットの単位でシリアルに転送されるカラー画素データは、クロックCL2Lの1サイクルにより4本分の信号線電極に対応したラッチ回路に取り込まれる。

例えば、TFTパネルの信号線電極がR、G及びBに対応してそれぞれ640本からなる場合、下側のドレインドライバーは320×3本からなる偶数番目の信号線電極の駆動するから、 $320 \times 3 / 4 = 240$  (サイクル) により1ライン分のデータを取り込むことになる。なお、上側のド

ランジスタがオン状態になっているので、このオン状態にされたTFTトランジスタを介して上記駆動電圧が画素電極に書き込まれる。

上記のようにラッチ回路(1)や(2)及びデコード回路は5Vと0Vにより動作する論理回路により構成される。これに対して、駆動電圧V<sub>i</sub>、ないしV<sub>j</sub>を選択的に伝えるスイッチをMOSFETにより構成したとき、MOSFETのゲート電圧により上記電圧V<sub>i</sub>、ないしV<sub>j</sub>をレベル損失なく伝える必要がある。このため、電圧セクターは、必要に応じて上記のような5V系の論理レベルにより形成されるスイッチ制御信号を、上記電圧V<sub>i</sub>、ないしV<sub>j</sub>を伝えるに必要なMOSFETのゲート電圧レベルに変換するレベル変換機能が付加される。

第9図には、この発明に係る多階調液晶表示装置におけるマザーボードの一実施例の回路図が示されている。マザーボードには、上記タイミングコンバータTCON3を構成する半導体集積回路装置LSIと、PLL用IC及び安定化電源用の

IC3と及びバイポーラ型トランジスタや抵抗素子、ダイオード及びキャパシタといったようなディスクリート部品とオプアンプを構成する複数からなるICが実装される。

このマザーボードと、TFTパネルが取り付けられるドライバー基板とはフレキシブル配線基板FPCにより接続される。端子PC、DU及びDLはこれらのフレキシブル配線基板FPCが接続される端子であり、端子DUは上側のドレインドライバーに対応し、DLは下側のドレインドライバーに対応している。

駆動電圧発生回路は、上記のようにバイポーラ型トランジスタや抵抗素子、ダイオード及びキャパシタといったようなディスクリート部品とオプアンプを構成する複数からなるICから構成される。

第10図には、上記駆動電圧発生回路の一実施例の回路図が示されている。同図の回路は、上記第9図の中から駆動電圧発生回路の部分のみが抜き出されたものに対応している。

交流化信号Mは、インバータ回路IC<sub>20</sub>の入力に供給され、その出力信号がトランジスタT1のベースに伝えられる。インバータ回路IC<sub>20</sub>の出力信号はインバータ回路IC<sub>21</sub>を介してトランジスタT2のベースに供給される。これにより、トランジスタT1とT2とは交流化信号Mに対して相補的にオン状態/オフ状態にされる。上記トランジスタT1のコレクタ出力信号は、トランジスタT3のベースに伝えられる。

交流化信号Mがハイレベルのときには、インバータ回路IC<sub>20</sub>の出力信号がロウレベルとなり、PNPトランジスタT1をオン状態にする。これにより、そのコレクタに電流が流れてNPNトランジスタT3をオン状態にする。上記交流化信号Mのハイレベルに応じてインバータ回路IC<sub>20</sub>の出力信号がロウレベルにされるからインバータ回路IC<sub>21</sub>の出力信号はハイレベルにされる。これにより、PNPトランジスタT2はオフ状態となる。上記トランジスタT3がオン状態にされるとともに、トランジスタT3を介してノードaには

後に詳細に説明する安定化電源回路により形成される+5V(V<sub>cc</sub>)と-20V(V<sub>ee</sub>)とからなる動作電圧は、前記第6図に示したハイレベル側の電圧V<sub>H</sub>とロウレベル側の電圧V<sub>L</sub>とに対応している。両電圧間に直列に設けられた抵抗R<sub>1</sub>と抵抗R<sub>2</sub>は、-7.5Vのような中点電圧V<sub>M</sub>を形成する。

中点電圧V<sub>M</sub>は、ボルテージフォロワ形態にされた演算増幅回路IC<sub>1</sub>を介してノードbに伝えられる。演算増幅回路IC<sub>1</sub>は、インピーダンス変換作用を行い、ノードbの中点電圧V<sub>M</sub>が低出力インピーダンスの電圧源とされる。

正の電圧V<sub>cc</sub>にエミッタが接続されたPNPトランジスタT2と、エミッタが負の電圧V<sub>ee</sub>に接続されたNPNトランジスタT3は、前記第6図に示したスイッチSW1とSW2に対応している。インバータ回路IC<sub>20</sub>とIC<sub>21</sub>、PNPトランジスタT1とそのコレクタ抵抗とは上記トランジスタT2とT3を交流化信号Mにしたがって相補的にスイッチング動作させる制御信号を形成する。

-20Vの負電圧V<sub>ee</sub>が伝えられる。

交流化信号Mがロウレベルのときには、インバータ回路IC<sub>20</sub>の出力信号がハイレベルとなり、PNPトランジスタT1をオフ状態にする。これにより、そのコレクタに電流が流れないからNPNトランジスタT3をオフ状態にする。上記交流化信号Mのロウレベルに応じてインバータ回路IC<sub>20</sub>の出力信号がハイレベルにされるからインバータ回路IC<sub>21</sub>の出力信号はロウレベルにされる。これにより、PNPトランジスタT2はオン状態となる。上記トランジスタT2がオン状態にされるときには、トランジスタT2を介してノードaには+5Vの正電圧V<sub>cc</sub>が伝えられる。

このようにノードaには、交流化信号Mのハイレベルとロウレベルに応じて、ノードbの中点電圧V<sub>M</sub>を基準にして正電圧V<sub>cc</sub>と負電圧V<sub>ee</sub>とが交互に切り換えられて伝えられる。

この実施例では、特に制限されないが、上記ノードaとノードbの間に、前記のような基準電圧V<sub>ref</sub>と視角θに応じて変化させられる視角補正

電圧  $V_x$  を発生させる電圧発生回路が設けられる。抵抗  $R_{11}$ 、 $R_{12}$  及び  $R_{13}$  と感温素子としてのサーミスタ  $R_{s1}$  は、上記視角補正電圧  $V_x$  を発生させる。すなわち、抵抗  $R_{11}$  は固定抵抗と可変抵抗とが直列形態に接続されてなり、上記可変抵抗を調整することにより角度補正電圧  $V_x$  を変化させる。この抵抗  $R_{11}$  には並列に抵抗  $R_{12}$  とサーミスタ  $R_{s1}$  の直列回路が設けられる。このサーミスタ  $R_{s1}$  は、第4図に示した特性図から理解されるように温度の変化により基準電圧  $V_{off}$  が変化することの他、直角三角形の斜辺により近似した輝度の変化の傾き自体も変化する。このため、温度が高くなるに応じてサーミスタ  $R_{s1}$  の抵抗値が小さくなるという負特性を利用し、視角補正電圧  $V_x$  を小さくするものである。抵抗  $R_{11}$  と抵抗  $R_{12}$  及びサーミスタ  $R_{s1}$  からなる合成抵抗値は、上記温度が高くなるに従いサーミスタ  $R_{s1}$  の抵抗値が小さくなることに依りて小さくなる。これにより、これらの合成抵抗値と抵抗  $R_{13}$  との抵抗比により形成される電圧が低下する。この分圧電圧はさらに上

記可変抵抗  $R_{14}$  により分圧される。したがって、視角補正電圧  $V_x$  は温度の上昇とともに低下し、上記輝度の傾きを大きくさせるように作用する。

なお、実際の回路では、視角補正電圧  $V_x$  は省略できる。すなわち、第2階調に対応した駆動電圧  $V_z$  を視角  $\theta$  に依りて変化させても前記第1図を用いて説明したと等価の動作を行うことができる。そこで、この実施例では電圧可変手段1としての上記抵抗  $R_{13}$  ないし  $R_{12}$  とサーミスタ  $R_{s1}$  からなる回路網により直接的に視角補正動作を行う駆動電圧  $V_z$  を形成するものである。このような理由により上記可変抵抗  $R_{14}$  の可変電圧端子からは直接的に第2階調に対応した駆動電圧  $V_z$  が形成されるものである。この駆動電圧は、ボルテージフォロワ形態にされた演算増幅回路  $IC_2$  によりインピーダンス変換されて出力される。

抵抗  $R_{11}$ 、 $R_{12}$  及び  $R_{13}$  とサーミスタ  $R_{s1}$  は、上記基準電圧  $V_{off}$  を発生させる。すなわち、抵抗  $R_{11}$  は固定抵抗と調整抵抗とが直列形態に接続されてなり、液晶表示装置の組立工程や検査工程

において、調整抵抗を調整することにより TFT パネルや上記抵抗素子等のバラツキを補正するように基準電圧  $V_{off}$  を設定する。この調整用の抵抗  $R_{11}$  には並列に抵抗  $R_{12}$  とサーミスタ  $R_{s2}$  の直列回路が設けられる。このサーミスタ  $R_{s2}$  は、第4図に示した特性図から明らかなように液晶の持つ温度依存性に対応して基準電圧  $V_{off}$  を自動的に補正するものである。すなわち、温度が高くなるに応じてサーミスタ  $R_{s2}$  の抵抗値が小さくなるという負特性を利用し、基準電圧  $V_{off}$  を小さくするものである。抵抗  $R_{11}$  と抵抗  $R_{12}$  及びサーミスタ  $R_{s2}$  からなる合成抵抗値は、上記温度が高くなるに従いサーミスタ  $R_{s2}$  の抵抗値が小さくなることに依りて小さくなる。これにより、これらの合成抵抗値と抵抗  $R_{13}$  との抵抗比により形成される電圧が低下する。この分圧電圧はさらに上記調整抵抗  $R_{14}$  により分圧される。したがって、基準電圧  $V_{off}$  は温度の上昇とともに低下し、第4図に示したような温度補償を自動的に行うものとなる。この基準電圧  $V_{off}$  はボルテージフォロワ形

態にされた演算増幅回路  $IC_2$  によりインピーダンス変換されて出力される。

視角補正電圧  $V_x$  は上述のように駆動電圧  $V_z$  に置き換えることができる。しかし、上記の基準電圧  $V_{off}$  は、上記前記第1図を用いて説明したように視角  $\theta$  の変化に対応して構成されるところの2つ以上の直角三角形の基準となる電圧であるから中間階調の液晶駆動電圧を形成する直列抵抗回路に現として存在しなければならない電圧であることに注意する必要がある。

上記演算増幅回路  $IC_2$  と  $IC_3$  の出力端子間には中間階調電圧  $V_y$  から  $V_z$  を形成する直列抵抗  $R_1$  ないし  $R_2$  が設けられる。上記抵抗  $R_1$  ないし  $R_2$  は、第2図に示した抵抗  $R_1$  ないし  $R_2$  に対応した互いに等しい抵抗値を持つ抵抗素子とされる。これに対して、抵抗  $R_3$  は、第1図に示した抵抗  $R_1$  と  $R_2$  との合成抵抗値を持つようにされる。

上記演算増幅回路  $IC_2$  の出力端子及び上記直列抵抗  $R_1$  ないし  $R_2$  の相互接続点から出力され

る中間階調電圧 $V_{i1}$ ないし $V_{i2}$ は、ボルテージフォロワ形態にされた演算増幅回路 $IC_{11}$ ないし $IC_{12}$ を介して、上側のドレインドライバに対応した液晶駆動電圧 $V_{o1}$ ないし $V_{o2}$ として出力される。

また、上記演算増幅回路 $IC_{11}$ の出力端子及び上記直列抵抗 $R_{11}$ ないし $R_{12}$ の相互接続点から出力される中間階調電圧 $V_{i1}$ ないし $V_{i2}$ は、電圧利得が1にされた反転増幅回路 $IC_{21}$ ないし $IC_{22}$ を介して、下側のドレインドライバに対応した液晶駆動電圧 $V_{o1}$ ないし $V_{o2}$ として出力される。上記反転増幅回路増幅回路 $IC_{21}$ ないし $IC_{22}$ は、演算増幅回路からなり、反転入力(-)に設けられる入力抵抗と、反転入力(-)と出力端子の間に設けられる帰還抵抗及び非反転入力(+)に上記中点電圧 $V_m$ を供給する抵抗が設けられることにより、それぞれの出力端子から入力される各中間階調電圧 $V_{i1}$ ないし $V_{i2}$ に対してそれぞれ極性が反転させられた液晶駆動電圧 $V_{o1}$ ないし $V_{o2}$ を出力させるものである。

フト回路に直列に設けられた抵抗 $R_{11}$ は上記レベルシフト回路の動作電流を流すものである。

上記レベルシフト回路によりレベルシフトされたノードcの電圧は、上記同様にボルテージフォロワ形態の演算増幅回路 $IC_{11}$ を介して上側のドレインドライバに供給される液晶駆動電圧 $V_{o1}$ として出力され、反転増幅回路 $IC_{21}$ を介して下側のドレインドライバに供給される液晶駆動電圧 $V_{o2}$ として出力される。

上記レベルシフト回路は、次のような理由により設けられる。第7図に示したゲートドライバは、上記正の電圧 $V_{cc}$ と負の電圧 $V_{ee}$ を受けて選択レベルが+5とされ、非選択レベルが-20Vとされるような出力信号を形成する。すなわち、TF Tトランジスタのゲートには上記のような+5V又は-20Vが印加されることになる。上記のようなレベルシフト回路を設けることにより、TF Tドレイン(又はソース)が結合される信号線電極に与えられる最大電圧+V<sub>m</sub>と最小電圧-V<sub>m</sub>は、上記のようなレベルシフト回路により設

液晶の透過率100%(白レベル)に対応した駆動電圧 $V_m$ は、中点電圧 $V_m$ が利用される。すなわち、演算増幅回路 $IC_{11}$ を通して得られるノードbの電圧がそのまま液晶駆動電圧 $V_m$ として上側及び下側のドレインドライバに共通に供給される。

液晶の透過率0%(黒レベル)に対応した駆動電圧 $V_m$ は、ノードaの+5V又は-20Vに切り換えられる電圧がツェナーダイオード $ZD_1$ と $ZD_2$ 及びダイオード $D_1$ と $D_2$ からなる双方向性のレベルシフト回路によりレベルシフトされて形成される。すなわち、ノードaの電圧が+5Vのような正の電圧であるときには、ツェナーダイオード $ZD_2$ ダイオード $D_1$ がオン状態となり、そのツェナー電圧とダイオード順方向電圧によりレベルシフト量を決定する。ノードaの電圧が-20Vのような負の電圧であるときには、ツェナーダイオード $ZD_1$ ダイオード $D_2$ がオン状態となり、そのツェナー電圧とダイオード順方向電圧によりレベルシフト量を決定する。このレベルシ

定されたレベルシフト量により中点電圧 $V_m$ を基準にして正負対称的に決められる。

このレベルシフト量をTF Tトランジスタの持つしきい値電圧より大きく設定することにより、TF Tトランジスタがオン状態になったときに信号線電極の駆動電圧がレベル損失なく選択された画素電極に伝えるようにすることができる。

抵抗 $R_{11}$ と $R_{12}$ 及び調整抵抗からなる直列回路は、ボルテージフォロワ形態にされた演算増幅回路 $IC_{11}$ に入力される。この演算増幅回路 $IC_{11}$ は、液晶パネルの共通電極に供給するコモン電圧 $V_{co}$ を形成する。すなわち、TF Tトランジスタを介して設けられる画素電極は、上記共通電極と等価的にキャパシタを構成し、TF Tがオン状態のときに伝えられた駆動電圧が上記共通電極側のコモン電圧 $V_{co}$ を基準にして加えられ、TF Tがオフ状態にされるとその駆動電圧を保持するものとなる。なお、この演算増幅回路 $IC_{11}$ や前記演算増幅回路 $IC_{21}$ のように他の演算増幅回路も全て $V_{cc}$ と $V_{ee}$ を受けて動作するものである。

このような動作電圧を用いることにより、中点電圧 $V_m$ を基準にして正と負に切り換えられる液晶駆動電圧 $V_{10} \sim V_{70}$ 及び $V_{1L} \sim V_{7L}$ を形成することができる。

第11図には、上記駆動電圧発生回路の他の一実施例の回路図が示されている。

この実施例では、上側のドレインドライバー用と下側のドレインドライバーにそれぞれ対応して分圧抵抗回路 $R_{11} \sim R_{31}$ と $R_{1L} \sim R_{3L}$ とが設けられる。そして、上側のドレインドライバーに供給される駆動電圧 $V_{10} \sim V_{70}$ と下側のドレインドライバーに供給される駆動電圧 $V_{1L} \sim V_{7L}$ の極性を第10図の実施例と同様に逆に設定するため、下側のドレインドライバーに供給される駆動電圧を形成する分圧抵抗回路 $R_{1L} \sim R_{3L}$ には、逆極性の電圧が与えられる。すなわち、反転増幅回路として動作する演算増幅回路 $IC_{1L}$ は、上記ノードbの電位を基準にして抵抗 $R_{1L}$ 、 $R_{2L}$ 及び $R_{3L}$ と感温素子としてのサーミスタ $R_{sL}$ からなる前記基準電圧発生回路により形成された基準電圧 $V_{0L}$ の極性を反転させた電圧を形成し、分圧抵抗 $R_{3L}$ 側に供給する。これにより、演算増幅回路 $IC_{11}$ と $IC_{1L}$ は互いに逆極性の基準電圧を出力する。したがって、分圧抵抗回路 $R_{11} \sim R_{31}$ と $R_{1L} \sim R_{3L}$ のそれぞれの相互接続点からは互いに逆極性にされた駆動電圧 $V_{10} \sim V_{70}$ と $V_{1L} \sim V_{7L}$ を形成することができる。それ故、この実施例では、上側のドレインドライバーに対応した演算増幅回路 $IC_{11} \sim IC_{17}$ と同様に下側のドレインドライバーに対応した演算増幅回路 $IC_{1L} \sim IC_{17L}$ もボルテージフォロウ形態にされる。ただし、駆動電圧 $V_{1L}$ は、分圧抵

(実際には前述のように第2階調に対応した駆動電圧 $V_{20}$ )の極性を反転させた電圧を形成し、分圧抵抗 $R_{11}$ 側に供給する。これにより、演算増幅回路 $IC_{11}$ と $IC_{1L}$ は互いに逆極性の視角補正電圧を出力する。また、反転増幅回路として動作する演算増幅回路 $IC_{1L}$ は、上記ノードbの電位を基準にして抵抗 $R_{1L}$ 、 $R_{2L}$ 及び $R_{3L}$ と感温素子としてのサーミスタ $R_{sL}$ からなる前記基準電圧発生回路により形成された基準電圧 $V_{0L}$ の極性を反転させた電圧を形成し、分圧抵抗 $R_{3L}$ 側に供給する。これにより、演算増幅回路 $IC_{11}$ と $IC_{1L}$ は互いに逆極性の基準電圧を出力する。したがって、分圧抵抗回路 $R_{11} \sim R_{31}$ と $R_{1L} \sim R_{3L}$ のそれぞれの相互接続点からは互いに逆極性にされた駆動電圧 $V_{10} \sim V_{70}$ と $V_{1L} \sim V_{7L}$ を形成することができる。それ故、この実施例では、上側のドレインドライバーに対応した演算増幅回路 $IC_{11} \sim IC_{17}$ と同様に下側のドレインドライバーに対応した演算増幅回路 $IC_{1L} \sim IC_{17L}$ もボルテージフォロウ形態にされる。ただし、駆動電圧 $V_{1L}$ は、分圧抵

抗回路ではなく、前記のようにレベルシフト回路により形成されるものであるため、反転増幅回路として動作する演算増幅回路回路 $IC_{11}$ により形成される。

この構成においては、下側のドレインドライバーに対応した駆動電圧 $V_{1L} \sim V_{7L}$ を形成するために演算増幅回路を抵抗素子が不必要なボルテージフォロウ形態にできるから、分圧抵抗回路 $R_{1L} \sim R_{3L}$ が新たに必要になることを考慮しても、駆動電圧発生回路を構成する全体としての素子数を低減できるものとなる。

上記の構成以外の残りの回路部分については、第10図に示した実施例回路と同様であるので、その説明を省略するものである。

第12図には、上記TFTパネルの動作の一例を説明するための駆動波形図が示されている。上側には上側ドレインドライバーに対応した波形が示され、下側には下側ドレインドライバーに対応した波形が示されている。

ゲートドライバーにより出力されるゲート駆動

波形は、 $V_{EE} = -2.0V$ の低電圧が非選択レベルとされ、 $V_{CC} = +5V$ の高電圧が選択レベルとされる。

上記高電圧 $V_{CC}$ と低電圧 $V_{EE}$ との中点電圧 $V_m$ ( $-7.5V$ )を中心電位として、液晶を交流駆動する正の電圧 $V_{10} \sim V_{70}$ と負の電圧 $V_{1L} \sim V_{7L}$ が形成される。駆動電圧 $V_m$ は中点電圧 $V_m$ と等しく設定される。同図においては、多階調表示のための中間電圧は、 $V_{20}$ と $V_{70}$ とが例示的に示されており、両電圧 $V_{20}$ と $V_{70}$ 間が等分されて残りの中間電圧電圧 $V_{30} \sim V_{60}$ が形成される。このような中間階調電圧 $V_{20}$ と $V_{70}$ に対して黒レベルに対応した電圧 $V_{10}$ と白レベルに対応した電圧 $V_{70}$ とは比較的大きなマージンを持って設定されるものである。

上側ドライバーの出力電圧の極性と下側ドライバーの出力電圧の極性とは同図のように逆極性とされる。例えば、同図に示すように最初のフレームでは上側ドライバーからは負極性の駆動電圧が出力され、下側ドライバーからは正極性の駆動電

圧が出力される。次のフレームでは上側ドライバーからは正極性の駆動電圧が出力され、下側ドライバーからは負極性の駆動電圧が出力される。このような極性の切り換えは、同図では省略されているが、前記の交流化信号Mのハイレベルとロウレベルにより行われる。

第13図には、電源安定化回路の一実施例の回路図が示されている。同図の回路は、第9図に示されたマザーボードの回路図の中から電源安定化回路の部分を抜き出したものである。

制御信号DISP ON は、タイミングコンバータTCON3により発生され、液晶の表示動作の開始を指示する信号である。すなわち、電源投入直後においてタイミングコンバータTCON3が正常に動作を開始する前に、液晶駆動電圧発生回路に不安定な電圧を供給すると、無意味な駆動電圧が液晶に加えられることによって目障りな表示を行ってしまうことを防止するものである。

すなわち、制御信号DISP ON がロウレベルのときには、インバータ回路IC<sub>2</sub>の出力信号がハイ

レベルとなり、PNPトランジスタT4をオフ状態にする。これにより、-24Vのような負の高電圧を伝えるダーリン接続されたPNPトランジスタT6とT7をオフ状態にする。これにより、PNPトランジスタT5がオン状態となり、トランジスタT7及びT6をオフ状態にする。これらのトランジスタT7とT6のオフ状態により、安定化電源用IC3に動作電圧が供給されないから-20Vのような安定化電圧が出力されない。

制御信号DISP ON がハイレベルのときには、インバータ回路IC<sub>2</sub>の出力信号がロウレベルとなり、PNPトランジスタT4をオン状態にする。これにより、トランジスタT4のコレクタ電位がVccに近いハイレベルとなり、トランジスタT5をオフ状態にする。したがって、-24Vのような負の高電圧を伝えるダーリン接続されたPNPトランジスタT7のベースには-24Vが供給されて、これらのトランジスタT7及びT6をオン状態にする。これらのトランジスタT7とT6のオン状態により、安定化電源用IC3に低電位側

の動作電圧が供給され、-20Vのような安定化電圧V<sub>ss</sub>が形成される。

なお、この実施例の電源安定化回路では、+5Vのような正の電圧Vccが供給される前に-24Vのような負電圧が供給されると、接地電位がダイオードD<sub>1</sub>を通してトランジスタT5のエミッタに供給されるから、このトランジスタT5がオン状態となり、上記トランジスタT7及びT6をオフ状態にするものである。これにより、上記-24Vのような負電圧が先に電源安定化用のIC3に供給されるのを防止している。

第14図には、この発明に係る多階調液晶表示装置の一実施例の背面実装図が示されている。

同図は、多階調液晶表示装置を裏面図が示されている。特に制限されないが、図示しないTFTパネルの上下及び左側面に対応して逆コの字状にされたドライバー基板には、タブ(TAB)が設けられ、上下のタブにはドレインドライバーを構成する半導体集積回路装置が実装され、同図の左側のタブにはゲートドライバーを構成する半導体

集積回路装置が実装される。

上記のタブはそれを実装されたドレインドライバーやゲートドライバーといった半導体集積回路装置の出力端子をTFTパネルの対応する信号線電極及び走査線電極にそれぞれ接続される配線パターンが設けられる。これより、上記のようなタブ及び半導体集積回路装置が実装されたドライバー基板とTFTパネルとは略同一平面を構成するように薄型に組立られる。

従来の単階調を基本とする液晶表示装置では、駆動電圧が白と黒の2値電圧で済むこと等によりマザーボードが比較的小さくできる。これにより、従来の単階調を基本とする液晶表示装置においては、上記ドライバー基板と同様にTFTパネルと略同一平面を形作るよう配置されるものである。

しかしながら、この実施例のような多階調の液晶表示装置では、多階調に応じた多数の駆動電圧等を発生させるために、第9図に示すように多数の半導体集積回路装置やディスクリート部品を実装する。このため、これらの電子部品が実装され

るマザーボードは従来に比べて大型化することは必須となる。このような大型のマザーボードを上記ドライバー基板のようにTFTパネルと略同一平面上に置くようにしたのは、液晶表示装置の全体の構成が、表示画面を中心にしてその枠となる部分が大きくなるとともに左右若しくは上下が非対称となってしまうという問題が生じる。

このため、この実施例では上記マザーボードとドライバー基板との間をフレキシブル配線基板FPCにより接続し、マザーボードをTFTパネルの裏面側に置くようにするものである。すなわち、上記TFTパネルとマザーボードとはバックライト板を挟むように重合わされて構成される。

第15図には、この発明に係る多階調液晶表示装置の他の一実施例の正面図が示されている。同図においては、その構造の理解を容易にするためフレキシブル配線部分が展開して描かれている。この実施例においても、TFT(LCD)パネルの上下及び左側面に対応して左右逆コの字状にされたドライバー基板には、タブ(TAB)が設け

られ、上下のタブにはドレインドライバーを構成する半導体集積回路装置が実装され、同図の左側のタブにはゲートドライバーを構成する半導体集積回路装置が実装される。上記のタブはそれに実装されたドレインドライバーやゲートドライバーといった半導体集積回路装置の出力端子をTFTパネルの対応する信号線電極及び走査線電極にそれぞれ接続される配線パターンが設けられる。これより、上記のようなタブ及び半導体集積回路装置が実装されたドライバー基板とTFTパネルとは略同一平面を構成するように薄型に組立られる。また、上記ドライバー基板と背面側に配置されるマザーボードとを接続するフレキシブル配線FPCは、ドライバー基板の右側に上下2つ設けられる。

第16図には、この発明に係る多階調液晶表示装置の他の一実施例の側面図が示されている。同図の側面図は、第15図に示した正面図に対応している。この実施例のようにバックライトを挟んで正面側にはTFTパネル及びドライバー基板が、

背面側にはマザーボードが設けられる。そして、両者はフレキシブル配線FPCにより接続される。この場合、マザーボードとフレキシブル配線FPCとはコネクタにより接続される。このようなバックライトを挟むようにしたサンドイッチ構成は、第14図に示した多階調液晶表示装置においても同様である。すなわち、第14図の実施例ではフレキシブル配線FPCの取付方法が若干異なるだけである。

第17図には、この発明に係る多階調液晶表示装置の他の一実施例の背面図が示されている。同図の背面図は、第15図に示した正面図に対応している。この実施例においても、同図に示すようにマザーボードは、TFTパネル及びドライバー基板に対して完全に重ね合うように設けられる。すなわち、ドライバーボードとマザーボードとは図示しないバックライトを挟むようにして重ね合わされるようにされる。したがって、マザーボードは、上記のような多階調駆動用の電圧発生回路を実装させるためにそのサイズが大型化されても

正面側からみた液晶表示装置の全体の大きさの増大を防ぐことができる。

次に、この発明に係る多階調液晶表示装置に用いられるTFTパネル(LCDパネル)について詳細に説明する。

第18A図には、発明が適用されるアクティブマトリックス方式カラー液晶表示装置の1画素とその周辺部の一実施例の平面図が示されている。第18B図には、第18A図のII B-II B切断線における一実施例の断面と表示パネルのシール部分付近の断面図が示されている。第18C図には、第18A図のII C-II C切断線における一実施例の断面図が示されている。また、第19図(要部平面図)には、第18A図に示す画素を複数配置したときの一実施例の平面図が示されている。

(画素配置)

第18A図に示すように、各画素は隣接する2本の操作信号線(ゲート信号線又は水平信号線)GLと、隣接する2本の映像信号線(ドレイン信号線又は垂直信号線)DLとの交差領域内(4本

の信号線で囲まれた領域内)に配置されいてる。各画素は薄膜トランジスタTFT、画素電極ITO1及び付加容量Caddを含む。走査信号線GLは、列方向に延在し、行方向に複数本配置されている。映像信号線DLは、行方向に延在し、列方向に複数本配置されている。

(パネル断面全体構造)

第18B図に示すように、液晶層LCを基準に下部透明ガラス基板SUB1側には薄膜トランジスタTFT及び透明画素電極ITO1が形成され、上部透明ガラス基板SUB2側には、カラーフィルタFIL、遮光用ブラックマトリックスパターンBMが形成されている。下部透明ガラス基板SUB1側は、例えば1.1(mm)程度の厚さで構成されている。

第18B図の中央部は一面素部分の断面を示しているが、左側は透明ガラス基板SUB1及びSUB2の左側縁部分で外部引出配線の存在する部分の断面を示している。右側は、透明ガラス基板SUB1及びSUB2の右側縁部分で外部引出配

表面に形成されいてる。

液晶LCは、液晶分子の向きを設定する下部配向膜ORI1及び上部配向膜ORI2の間に封入され、シール部SLによってシールされている。

下部配向膜ORI1は、下部透明ガラス基板SUB1側の保護膜PSV1の上部に形成される。

上部透明ガラス基板SUB2の内側(液晶側)の表面には、遮光膜BM、カラーフィルタFIL、保護膜PSV2、共通透明画素電極(COM)ITO2及び上部配向膜ORI2が順次積層して設けられている。

この液晶表示装置は、下部透明ガラス基板SUB1側、上部透明ガラス基板SUB2側のそれぞれの層を別々に形成し、その後、上下透明ガラス基板SUB1とSUB2を重ね合わせ、両者間に液晶LCを封入することによって組み立てられる。(薄膜トランジスタTFT)

薄膜トランジスタTFTは、ゲート電極GTに正のバイアスを印加すると、ソース・ドレイン間のチャンネル抵抗値が小さくなり、バイアスを零

線の存在しない部分の断面を示している。

第18B図の左側、右側のそれぞれに示すシール材SLは、液晶LCを封止するように構成されており、液晶封入口(図示していない)を除く透明ガラス基板SUB1及びSUB2の縁周囲全体に沿って形成されている。シール材SLは、例えば、エポキシ樹脂で形成されいてる。

前記上部透明ガラス基板SUB2側の共通透明画素電極ITO2は、少なくとも一個所において、銀ペースト材SILによって、下部透明ガラス基板SUB1側に形成された外部引出配線に接続されている。この外部引出配線は、前述したゲート電極GT、ソース電極SD1、ドレイン電極SD2のそれぞれと同一製造工程で形成される。

配向膜ORI1及びORI2、透明画素電極ITO1、共通透明画素電極ITO2、保護膜PSV1及びPSV2、絶縁膜GIのそれぞれの層は、シール材SLの内側に形成される。偏光板POL1とPOL2は、下側透明ガラス基板SUB1、上側透明ガラス基板SUB2のそれぞれの外側の

にすると、チャンネル抵抗値が大きくなるように動作する。

各画素の薄膜トランジスタTFTは、画素内において2つ(複数)に分割され、薄膜トランジスタ(分割薄膜トランジスタ)TFT1及びTFT2で構成されている。薄膜トランジスタTFT1、TFT2のそれぞれは、実質的に同一サイズ(チャンネル長と幅が同じ)で構成されている。この分割された薄膜トランジスタTFT1、TFT2のそれぞれは、主にゲート電極GT、ゲート絶縁膜GI、i型(真性、intrinsic、導電型決定不純物がドーピングされていない)非晶質Si半導体層AS、一対のソース電極SD1及びドレイン電極SD2で構成されている。なお、ソース・ドレインは本来その間のバイアス極性によって決まり、本表示装置の回路ではその極性は動作中反転するので、ソース・ドレインは動作中入れ替わると理解されたい。しかし以下の説明でも、便宜上一方をソース、他方をドレインと固定して表現する。

(ゲート電極GT)



ゲート電極GTは、第20図(第18A図の層g1、g2及びASのみを描いた平面図)に詳細に示すように、走査信号線GLから垂直方向(第2A図及び第4図において上方向)に突出する形状で構成されている(T字形状に分岐されている)。ゲート電極GTは、薄膜トランジスタTFT1、TFT2のそれぞれの形成領域まで突出するように構成されている。薄膜トランジスタTFT1、TFT2のそれぞれのゲート電極GTは、一体に(共通ゲート電極として)構成されており、走査信号線GLに連続して形成されている。ゲート電極GTは、薄膜トランジスタTFTの形成領域において大きい段差を作らないように、単層の第1導電膜g1で構成される。第1導電膜g1は、例えばスパッタで形成されたクロム(Cr)膜を用い、1000(Å)程度の薄膜で構成される。

このゲート電極GTは、第18A図、第18B図及び第20図に示されているように、半導体層ASを完全に覆うよう(下方からみて)それより大き目に形成される。従って、基板SUB1の下

きる。

(走査信号線GL)

前記走査信号線GLは、第1導電膜g1及びその上部に設けられた第2導電膜g2からなる複合膜で構成されている。この走査信号線GLの第1導電膜g1は、前記ゲート電極GTの第1導電膜g1と同一製造工程で形成され、かつ一体に構成されている。第2導電膜g2は、例えば、スパッタで形成されたアルミニウム(A1)膜を用い、2000~4000(Å)程度の膜厚で形成する。第2導電膜g2は、走査信号線GLの抵抗値を低減し、信号伝達速度の高速化(画素の情報の書き込み特性向上)を図ることができるように構成されている。

また、走査信号線GLは、第1導電膜g1の幅寸法に比べて第2導電膜g2の幅寸法を小さく構成している。すなわち、走査信号線GLは、その側壁の段差形状がゆるやかになっている。

(ゲート絶縁膜GI)

絶縁膜GIは、薄膜トランジスタTFT1、T

方に蛍光灯等のバックライトBLを取付けた場合、この不透明のCrゲート電極GTが影となって、半導体層ASにはバックライト光が当たらず、光照射による導電現象すなわちTFTのオフ特性劣化は起きにくくなる。なお、ゲート電極GTの本来の大きさは、ソース・ドレイン電極SD1とSD2間をまたがるに最低限必要な(ゲート電極とソース・ドレイン電極の位置合わせ余裕分も含めて)幅を持ち、チャンネル幅Wを決めるその奥行き長さはソース・ドレイン電極間の距離(チャンネル長)Lとの比、すなわち相互コンダクタンス $gm$ を決定するファクタ $W/L$ をいくつにするかによって決められる。

本実施例におけるゲート電極の大きさは勿論、上述した本来の大きさよりも大きくされる。

ゲート電極GTのゲート及び遮光の機能面からだけで考えれば、ゲート電極GT及びその配線GLは単一の層で一体に形成しても良く、その場合不透明導体材料としてSiを含有させたA1、純A1及びPdを含有させたA1等を選ぶことがで

F T 2 のそれぞれのゲート絶縁膜として使用される。絶縁膜GIは、ゲート電極GT及び走査信号線GLの上層に形成されている。絶縁膜GIは、例えば、プラズマCVDで形成された窒化珪素膜を用い、3000(Å)程度の膜厚に形成される。(半導体層AS)

i型半導体層ASは、第20図に示すように、複数に分割された薄膜トランジスタTFT1、TFT2のそれぞれのチャンネル形成領域として使用される。i型半導体層ASは、アモーフスシリコン膜又は多結晶シリコン膜で形成され、約1800(Å)程度の膜厚に形成される。

このi型半導体層ASは、供給ガスの成分を変えてSi、N。ゲート絶縁膜GIの形成に連続して、同じプラズマCVD装置で、しかもその装置から外部に露出することなく形成される。また、オーミックコンタクト用のPをドーパしたN<sup>+</sup>層d0(第18B図)も同様に連続して約400(Å)の厚さに形成される。しかる後下側基板SUB1はCVD装置から外に取り出され、写真処

理技術により、 $N^+$ 層d0及びi層ASは第18A図、第18B図及び第20図に示すように独立した島にパターンニングされる。

i型半導体層ASは、第18A図及び第20図に詳細に示すように、走査信号線GLと映像信号線DLとの交差部(クロスオーバー部)の両者間にも設けられている。この交差部i型半導体層ASは、交差部における走査信号線GLと映像信号線DLとの短絡を低減するように構成されている。

(ソース・ドレイン電極SD1、SD2)

複数に分割された薄膜トランジスタTF T1、TF T2のそれぞれのソース電極SD1とドレイン電極SD2とは、第18A図、第18B図及び第21図(第18A図の層d1~d3のみを描いた平面図)で詳細に示すように、半導体層AS上にそれぞれ離隔して設けられている。

ソース電極SD1、ドレイン電極SD2のそれぞれは、 $N^+$ 型半導体層d0に接触する下層側から、第1導電膜d1、第2導電膜d2、第3導電膜d3を順次重ね合わせて構成されている。ソース

ま、i層AS上に残っていた $N^+$ 層d0は第1導電膜d1以外の部分がセルフアラインで除去される。このとき、 $N^+$ 層d0はその厚さ分は全て除去されるようエッチされるので、i層ASも若干その表面部分でエッチされるが、その程度はエッチ時間で制御すればよい。

しかる後第2導電膜d2が、アルミニウムのスパッタリングで3000~4000(Å)の膜厚(本実施例では3000(Å)程度の膜厚)に形成される。アルミニウム層は、クロム層に比べてストレスが小さく、厚い膜厚に形成することが可能で、ソース電極SD1、ドレイン電極SD2及び映像信号線DLの抵抗値を低減するように構成されている。第2導電膜d2は、アルミニウム膜の他にシリコン(Si)や銅(Cu)を添加物として含有させたアルミニウム膜で形成されてもよい。

第2導電膜d2の写真処理技術によるパターンニング後第3導電膜d3が形成される。この第3導電膜d3は、スパッタリングで形成された透明導

電膜SD1の第1導電膜d1、第2導電膜d2及び第3導電膜d3は、ドレイン電極SD2のそれぞれと同一製造工程で形成される。

第1導電膜d1は、スパッタで形成したクロム膜を用い、500~1000(Å)の膜厚(本実施例では600(Å)程度の膜厚)により形成される。クロム膜は、膜厚を厚く形成するとストレスが大きくなるので、2000(Å)程度を膜厚を越えない範囲に形成される。クロム膜は、 $N^+$ 型半導体層d0との接触が良好である。クロム膜は、後述する第2導電膜d2のアルミニウムが $N^+$ 型半導体層d0に拡散することを防止するという、所謂バリア層を構成する。第1導電膜d1としては、上記のようなクロム膜の他に高融点金属(Mo、Ti、Ta、W)膜、高融点金属シリサイド(MoSi<sub>2</sub>、TiSi<sub>2</sub>、TaSi<sub>2</sub>、WSi<sub>2</sub>)膜で形成してもよい。

第1導電膜d1を写真処理でパターンニングした後、同じ写真処理用マスクで、或いは第1導電膜d1をマスクとして $N^+$ 層d0が除去される。つ

電膜(Indium-Tin-Oxide ITO; ネサ膜)から成り、1000~2000(Å)の膜厚(本実施例では1200(Å)程度の膜厚)で形成される。この第3導電膜d3は、ソース電極SD1、ドレイン電極SD2及び映像信号線DLを構成すると共に、透明画素電極ITO1を構成するようになっている。

ソース電極SD1の第1導電膜d1、ドレイン電極SD2の第1導電膜d1のそれぞれは、上層の第2導電膜d2及び第3導電膜d3に比べて内側に(チャンネル領域内に)大きく入り込んでいる。つまり、これらの部分における第1導電膜d1は、層d2、d3とは無関係に薄膜トランジスタTF Tのゲート長を規定できるように構成されている。

ソース電極SD1は、前記のように、透明画素電極ITO1に接続されている。ソース電極SD1は、i型半導体層ASの段差形状(第1導電膜d1の膜厚、 $N^+$ 層d0の膜厚及びi型半導体層ASの膜厚とを加算した膜厚に相当する段差)に

沿って構成されている。具体的には、ソース電極SD1は、i型半導体層ASの段差形状に沿って形成された第1導電膜d1と、この第1導電膜d1の上部にそれに比べて透明画素電極ITO1と接続される側を小さいサイズで形成した第2導電膜d2と、この第2導電膜から露出する第1導電膜d1に接続された第3導電膜d3とで構成されている。ソース電極SD1の第2導電膜d2は、第1導電膜d1のクロム膜がストレスの増大から厚く形成できず、i型半導体層ASの段差形状を乗り越えられないので、このi型半導体層ASを乗り越えるために構成されている。つまり、第2導電膜d2は、厚く形成することでステップカバレッジを向上している。第2導電膜d2は、厚く形成できるので、ソース電極SD1の抵抗値(ドレイン電極SD2や映像信号線DLについても同様)の低減に大きく寄与している。第3導電膜d3は、第2導電膜d2のi型半導体層ASに起因する段差形状を乗り越えることができないので、第2導電膜d2のサイズを小さくすることで露出

する第1導電膜d1に接続するように構成されている。第1導電膜d1と第3導電膜d3とは、接着性が良好であるばかりか、両者間の接続部の段差形状が小さいので、確実に接続することができる。

(画素電極ITO1)

前記透明画素電極ITO1は、各画素毎に設けられており、液晶表示部の画素電極の一方を構成する。透明画素電極ITO1は、画素の複数に分割された薄膜トランジスタTFT1、TFT2のそれぞれに対応して2つの透明画素電極(分割透明画素電極)E1、E2に分割されている。透明画素電極E1、E2は、それぞれ薄膜トランジスタTFTのソース電極SD1に接続されている。

透明画素電極E1、E2のそれぞれは、実質的に同一面積となるようにパターンニングされている。

このように、1画素の薄膜トランジスタTFTを複数の薄膜トランジスタTFT1、TFT2に分割し、この複数に分割された薄膜トランジスタTFT1、TFT2のそれぞれに複数に分割され

た透明電極E1、E2のそれぞれを接続することにより、分割された一部分(例えば、TFT1)が点欠陥になっても、画素全体でみれば点欠陥でなくなる(TFT2が欠陥でない)ので、点欠陥の確率を低減することができる。また欠陥を見にくくすることができる。

また、前記画素の分割された透明画素電極E1、E2のそれぞれを実質的に同一面積で構成することにより、透明画素電極E1、E2のそれぞれと共通透明画素電極ITO2とで構成されるそれぞれの液晶容量(Cpix)を均一にすることができる。(保護膜PSV1)

薄膜トランジスタTFT及び透明画素電極ITO1上には、保護膜PSV1が設けられている。保護膜PSV1は、主に、薄膜トランジスタTFTを湿気等から保護するために形成されており、透明性が高くしかも耐湿性の良いものを使用する。保護膜PSV1は、例えば、プラズマCVDで形成された酸化珪素膜や窒化珪素膜で形成されており、8000(Å)程度の膜厚を持つように形成

される。

(遮光膜BM)

上部基板SUB2側には、外部光(第18B図では上方からの光)がチャンネル形成領域として使用されるi型半導体層ASに入射されないように、遮光膜BMが設けられ、第22図のハッチングに示すようなパターンとされている。なお、第22図は、第18A図におけるITO膜、層d3、フィルタ層FIL及び遮光膜BMのみを描いた平面図である。遮光膜BMは、光に対する遮蔽性が高い、例えばアルミニウム膜やクロム膜で形成されており、本実施例ではクロム膜がスパッタリングにより1300(Å)程度の膜厚に形成される。

したがって、TFT1、2の共通半導体層ASは、上下にある遮光膜BM及び大き目のゲート電極GTによってサンドイッチにされ、その部分には外部の自然光やバックライト光が当たらなくなる。遮光膜BMは、第22図のハッチング部分で示すように、画素の周囲に形成される。つまり、

遮光膜BMは、格子状に形成され（ブラックマトリックス）、この格子で1画素の有効表示領域が仕切られている。したがって、各画素の輪郭が遮光膜BMによってはっきりとしコントラストが向上する。つまり、遮光膜BMは、半導体層ASに対する遮光とブラックマトリックスとの2つの機能を持つ。

おな、バックライトをSUB2側に取り付け、SUB1を観察側（外部露出側）とすることもできる。

（共通電極ITO2）

共通透明画素電極ITO2は、下部透明ガラス基板SUB1側に画素毎に設けられた透明画素電極ITO1に対向し、液晶の光学的な状態は各画素電極ITO1と共通画素電極ITO2間の電位差（電界）に依存して変化する。この共通透明画素電極ITO2には、コモン電圧 $V_{com}$ が印加されるように構成されている。コモン電圧 $V_{com}$ は、映像信号線DLに印加されるロウレベルの駆動電圧 $V_{dmin}$ とハイレベルの駆動電圧 $V_{dmax}$ との中間

電位である。

（カラーフィルタFIL）

カラーフィルタFILは、アクリル樹脂等の樹脂材料で形成される染色基材に染料を着色して構成されている。カラーフィルタFILは、画素に対向する位置に各画素毎にドット状に形成され

（第23図）、染め分けられている（第23図は第19図の第3導電膜d3、ブラックマトリックス層BM及びカラーフィルタ層FILのみを描いたもので、R、G、Bの各フィルタはそれぞれ、45°、135°、クロスのハッチを施してある）。

カラーフィルタFILは、第22図に示すように画素電極ITO1（E1、E2）の全てを覆うように大き目に形成され、遮光膜BMはカラーフィルタFIL及び画素電極ITO1のエッジ部分と重なるよう画素電極ITO1の周縁部より内側に形成されている。

カラーフィルタFILは、次のように形成することができる。まず、上部透明ガラス基板SUB

2の表面に染色基材を形成し、フォトリソグラフィ技術で赤色フィルタ形成領域以外の染色基材を除去する。この後、染色基材を赤色染料で染め、固着処理を施し、赤色フィルタRを形成する。次に、同様な工程を施すことによって、緑色フィルタG、青色フィルタBを順次形成する。

保護膜PSV2は、前記カラーフィルタFILを異なる色に染め分けた染料が液晶LCに漏れることを防止するために設けられている。保護膜PSV2は、例えばアクリル樹脂、エポキシ樹脂等の透明樹脂材料で形成されている。

（表示パネル全体等価回路）

表示マトリックス部の等価回路とその周辺回路の結線図を第24図に示す。同図は回路図であるが、実際の幾何学的配置に対応して描かれている。ARは複数画素の二次元状に配列したマトリックス・アレイである。

図中、Xは映像信号線DLを意味し、添字G、B及びRがそれぞれ緑、青及び赤画素に対応して付加されている。Yは走査信号線GLを意味し、

添字1、2、3・・・endは走査タイミングの順序に従って付加されている。

映像信号線X（添字省略）は、交互に上側（又は奇数）映像信号駆動回路He及び下側（又は偶数）映像信号駆動回路Hoに接続されている。

SUPは1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路やホスト（上位演算処理装置）からのCRT（陰極線管）用の情報をTFT液晶表示パネル用の情報に変換する回路を含む回路である。

（付加容量Caddの構造）

透明画素電極E1、E2のそれぞれは、薄膜トランジスタTFTと接続される端部と反対側の端部において、隣りの走査信号線GLと重なるように形成されている。この重ね合わせは、第18図からも明らかのように、透明画素電極E1、E2のそれぞれを一方の電極PL1とし、隣りの走査信号線GLを他方の電極PL2とする保持容量素子（静電容量素子）Caddを構成する。この保持容量素子Caddの誘電体膜は、薄膜トランジスタ

タTFTのゲート絶縁膜として使用される絶縁膜G1と同一層で構成されている。

保持容量Caddは、第20図からも明らかなように、ゲート線GLの一層目g1の幅を広げた部分に形成されている。なお、ドレイン線DLと交差する部分の層g1は、ドレイン線との短絡の確率を小さくするため細くされている。

保持容量Caddを構成するために重ね合わされる透明画素電極E1、E2のそれぞれと容量電極線(g1)との間の一部は、前記ソース電極SD1と同様に、段差形状を乗り越える際に透明画素電極ITO1が断線しないように、第1導電膜d1及び第2導電膜d2が構成された島領域が設けられている。この島領域は、透明画素電極ITO1の面積(開口率)を低下しないように、できる限り小さく構成する。

(付加容量Caddの等価回路とその動作)

第18A図に示される画素の等価回路を第25図に示す。第25図において、Cgsは薄膜トランジスタTFTのゲート電極GT及びソース電極S

D1間に形成される寄生容量である。寄生容量Cgsの誘電体膜は絶縁膜G1である。Cpixは透明画素電極ITO1(PIX)及び共通透明画素電極ITO2(COM)間で形成される液晶容量である。液晶容量Cpixの誘電体膜は液晶LC、保護膜PSV1及び配向膜ORI1、ORI2である。Vlcは中点電位である。

前記保持容量素子Caddは、TFTがスイッチングするとき、中点電位(画素電極電位)Vlcに対するゲート電位変化 $\Delta Vg$ の影響を低減するよう働く。この様子を式で表すと、

$$\Delta Vlc = \{ Cgs / (Cgs + Cadd + Cpix) \} \times \Delta Vg$$

となる。ここで、 $\Delta Vlc$ は $\Delta Vg$ による中点電位の変化分を表わす。この変化分 $\Delta Vlc$ は液晶に加わる直流成分の原因となるが、保持容量Caddを大きくすればする程その値を小さくすることができる。

また、保持容量Caddは放電時間を長くする作用もあり、TFTがオフした後の映像情報を長く蓄積する。液晶LCに印加される直流成分は低減

は、液晶LCの寿命を向上し、液晶表示画面の切り替え時に前の画像が残る所謂焼き付きを低減することができる。

前述したように、ゲート電極GTは半導体層ASを完全に覆うよう大きくされている分、ソース・ドレイン電極SD1、SD2とのオーバーラップ面積が増え、従って寄生容量Cgsが大きくなり中点電位Vlcはゲート(走査)信号Vgの影響を受け易くなるという逆効果が生じる。しかし、保持容量Caddを設けることによりこのデメリットも解消することができる。

前記保持容量素子Caddの保持容量は、画素の書き込み特性から、液晶容量Cpixに対して4~8倍( $4 \cdot Cpix < Cadd < 8 \cdot Cpix$ )、重ね合わせ容量Cgsに対して8~32倍( $8 \cdot Cgs < Cadd < 32 \cdot Cgs$ )程度の値に設定される。

(付加容量Cadd電極線の結線方法)

容量電極線としてのみ使用される初段の走査信号線GL(Y。)は、第24図に示すように、共通透明画素電極(Vcom)ITO2に接続する。

共通透明画素電極ITO2は、第18B図に示すように、液晶表示装置の周縁部において銀ペースト材SLによって外部引出配線に接続されている。しかも、この外部引出配線の一部の導電層(g1及びg2)は走査信号線GLと同一製造工程で構成されている。この結果、最終段の容量電極線GLは、共通透明画素電極ITO2に簡単に接続することができる。

初段の容量電極線Y。は、最終段の走査信号線Y...に接続、Vcom以外の直流電位点(交流接地点)に接続するか又は垂直走査回路Vから1つ余分に走査パルスY。を受けよう接続しても良い。

以上の実施例においては、ゲート電極形成→ゲート絶縁膜形成→半導体層形成→ソース・ドレイン電極形成の逆スタガ構造を示したが、上下関係又は作る順番がそれと逆のスタガ構造としてもよい。

第26図には、この発明に係る多階調液晶表示装置の他の一実施例を説明するための概念図が示

されている。

TFTのパネルを大型化した場合や、TFTパネルのサイズが比較的小さくても目を接近させて見る場合には、同図に示すように、TFTパネルの上部に対しては視角 $\theta_1$ のように比較的小さいが、下部に対しては視角 $\theta_2$ のように大きくなる。このことは、前記第1図を用いて説明したように、TFTパネルの上部に対して視角補正を行うと、視角が $\theta_1$ から $\theta_2$ のように大きくなる下部では、液晶の輝度がリニアに変化する領域が全体として左方向にシフトする結果となり、階調がTFTパネルの下側にいくにつれてずれてしまう。

本願発明者にとっては、上述のようにTFTパネルが大型化した場合や、TFTパネルが比較的小型であっても目を近づけて見る場合のようにTFTパネルの上下における視角差があると液晶の多階調表示における階調の上下不均一性をもたらす原因になることを発見した。そして、このようなTFTパネルの上下方向の階調度の不均一性も上下方向の視角の相違に起因するものであるから、

視角が大きくなるにつれて、前記第1図を用いて説明したように視角補正電圧を徐々に小さくすることができる。演算増幅回路OP2は、上記積分回路により形成された鋸歯状電圧レベルの調整とバッファアンプとして用いられる。このような補正電圧発生回路により形成された鋸歯状の補正電圧dが形成される。

第28図には、上記TFTパネルの上下方向の視角差に対応した補正用電圧発生回路を含む駆動電圧発生回路の一実施例の回路図が示されている。

補正電圧波形発生回路は、上記第27図に示された積分回路を利用した補正用電圧発生回路が用いられる。この補正電圧波形発生回路により形成された鋸歯状の補正電圧dは、抵抗とキャパシタとを介して、その交流成分が前述したような抵抗 $R_{11} \sim R_{15}$ やサージミスタ $R_{16}$ からなる視角補正電圧発生回路により形成された直流的な補正電圧に重畳される。すなわち、上記補正電圧dは、第2階調に対応した補正電圧 $V_2$ に重畳され、ボルテージフォロワ形態のバッファアンプIC<sub>2</sub>の入力

前述のような視角変化に対する液晶の輝度特性曲線の持つ変化の特徴を利用してダイナミックに補正することができることに気が付いた。すなわち、本願発明者にとっては、TFTパネルの垂直方向の走査タイミングに連動させて、視角補正電圧を順次変化させるというダイナミックな視角補正法を考えたのである。

第27図には、TFTパネルの上下方向の視角差に対応した補正用電圧発生回路の一実施例の回路図が示されている。

この実施例では、リニア回路技術が利用される。演算増幅回路OP1は、その入力抵抗と帰還抵抗及びキャパシタにより積分回路を構成し、フレームパルス（垂直同期信号）FLMを入力する。これにより、フレーム周期に同期した鋸歯状の電圧を発生させることができる。この場合、積分回路は正のパルスFLMを積分するので、時間の経過とともに電圧が低くなる。この電圧をTFTパネルの上部の視角 $\theta_1$ を基準にして設定された補正電圧に重畳させることにより、視角 $\theta_2$ のように

(+)に供給される。これにより、実際に多階調の表示に用いられる液晶駆動電圧 $V_1 \sim V_7$ は、その表示位置が下になるにつれて上記鋸歯状の補正電圧dが重畳されることに応じて低下し、前述のような視角補正を液晶の垂直方向の走査タイミングに同期してダイナミックに補正することができるものとなる。

なお、同図における補正電圧波形発生回路に入力されるクロックパルスCL1は、上記第27図に示されたリニア回路から構成される補正用電圧発生回路には使用されない。

第29図には、上記TFTパネルの上下方向の視角差に対応した補正用電圧発生回路の他の一実施例のブロック図が示されている。

この実施例では、デジタル回路技術が利用される。カウンタは、クロックパルスCL1を計数する2進のカウンタであり、そのリセット端子RSTにはフレームパルスFLMがインバータ回路を通して反転されて供給される。これにより、カウンタは、フレーム毎にリセットされる。上記の

ような計数動作とリセット動作から、カウンタは、TFTパネルの選択される走査線の数を計数することが理解されよう。

上記カウンタの計数出力C。～C。は、ROM（リード・オンリー・メモリ）により構成されるデコード回路に入力され、ここで走査線のアドレスに対応したデジタル信号D。～D。に変換される。すなわち、上記のような8ビットの信号により、256通りのアドレスに変換される。例えば、TFTパネルの走査線の数が約500本であると2本ずつに1つのアドレスが割り当てられるように変換され、約1000本であると4本ずつに1つのアドレスが割り当てられるよう変換される。

上記ROMにより変換された8ビットからなるデジタル信号D。～D。は、デジタル／アナログ変換回路（以下、単にD/Aコンバータと称する）に入力される。このD/Aコンバータは、上記クロックパルスCL1に同期して入力デジタル信号を取り込み、そのデジタル値に対応した前記同様な鋸歯状のアナログ電圧を形成して出

力する。このD/A変換動作において、前記実施例と同様に時間の経過とともに電圧レベルが低下するような鋸歯状の電圧を形成するため、クロックパルスCL1を計数するカウンタとしてダウンカウンタを用いるか、又はROMにおいて最大値から最小値に変化するようなデコード動作を行わせて上記のようなデジタル信号D。～D。を形成すればよい。

上記D/Aコンバータの出力AOから得られる鋸歯状の電圧信号は、演算増幅回路を用いた増幅器を通して動的な視角補正電圧dとして前記同様に駆動電圧発生回路に供給される。上記増幅器はバッファアンプとして作用することの他、その利得を調整することにより、動的な視角補正量の調整にも利用される。

なお、上記の視角補正量の設定の仕方としては、上部と下部においてそれぞれ静的な補正電圧を求め、その差電圧をピークとするような鋸歯状の電圧を形成すればよい。あるいは、表示画面を見ながら鋸歯状電圧を出力させる増幅回路の利得を調

整することにより行うようにすればよい。

第15図には、この発明に係る多階調液晶表示装置を用いたラップトップ型（又はブック型）のマイクロコンピュータの一実施例の概略斜視図が示されている。

この実施例のマイクロコンピュータは、キーボード3を本体として、可変手段2により液晶モジュール（以下、多階調液晶表示装置という）1を開閉可能にするものである。すなわち、マイクロコンピュータを使用しないときやそれを持ち運ぶときには、多階調液晶表示装置1をキーボードの部分と重合わせるようにして閉じる。そして、マイクロコンピュータを使用するときには、本体としてのキーボード3と多階調液晶表示装置1とを開き、同図のようにセットするものである。

このとき、使用する場所において、天井の照明や明るい窓外の景色等が表示画面に反射して文字等の読み取りを煩わしくする場合がしばしば生じる。このようなときには、一般的には可変手段2を操作して、多階調液晶表示装置を垂直に近い状

態にたてて、言い換えるならば、多階調液晶表示装置の開放角度を小さくして、表示画面を上側から見るようになることが多い。このときには、前述のような視角調整用のボリュームを操作することにより、白黒表示のときには正しい階調により、カラー表示のときには正しい色調により表示画面を見ることができる。

例えば、マイクロコンピュータをデスクの上において使うことを想定すると、上記キーボード本体3に対する多階調液晶表示装置の開放角度を調整する可変手段2に角度センサーを設け、このセンサーにより検出信号により視角補正電圧を自動的に変化させる。このようにすれば、マイクロコンピュータを同一人が使うときには、一度上記のようなボリューム操作により視角補正を行えば、あとは多階調液晶表示装置1の開放角度を変えても自動的に視角補正が行えるようにできる。

また、多階調液晶表示装置1の画面を大型化した場合には、上記上下方向の視角が異なることより、階調ないし色調が変化する場合があるが、前

記のような動的な視角補正を行うようにすることによって、常に正しい階調ないし色調による表示が可能となるものである。

上記の実施例から得られる作用効果は、下記の通りである。すなわち、

- (1) 液晶表示パネルに対して上下方向に異なる少なくとも2つの視角に対応した輝度-電圧特性の傾きにそれぞれ沿った直線の延長線上での交点から近似的な基準電圧を求め、上記視角に対応して変化させられる電圧を形成して、この電圧に連動した分圧電圧により補正された多階調表示のための駆動電圧を形成することにより、1個所の調整により多階調のための複数の駆動電圧をその視角に対応した輝度-電圧特性の傾きに沿って変化させることができるから、視角の上下方向の変化に対する階調表示の調整が簡単にしかも正確にできるという効果が得られる。
- (2) 上記近似的に求められた基準電圧に対して上記視角に対応して変化させられる電圧に連動した多階調表示用の駆動電圧を形成する分圧回路に、液

ことにより、バッファアンプの簡素化が可能になるという効果が得られる。

- (5) 上記基準電圧は、その温度依存性に対応した温度補償回路により自動的に補償することにより、調整個所を実質的に1個所とすることができるといふ効果が得られる。
- (6) 上記分圧回路には、視角補正及び温度補償用が行われた動作電圧を低出力インピーダンスのバッファアンプを介して供給することにより、分圧回路と比較補正用及び温度補償回路と実質的に分離できるから、それぞれの電圧設定が容易にできるという効果が得られる。
- (7) 上記液晶交流化駆動電圧を形成するためのスイッチ回路を通した電圧は、TFTトランジスタの実効的なしきい値電圧に見合った双方向のレベルシフト電圧を形成するレベルシフト回路に供給され、このレベルシフト回路を介して液晶の信号線に与えられる絶対値的な最大駆動電圧を形成することにより、画素対して確実な書き込みが可能になるという効果が得られる。

晶の交流化信号に従い極性反転させた動作電圧をスイッチ回路を介して供給することにより、簡単な構成により液晶の交流駆動電圧を発生させることができるという効果が得られる。

- (3) 上記分圧回路により形成された多階調用の駆動電圧をボルテージフォロワ回路と、位相反転を行う反転増幅回路を介して出力させ、液晶パネルの1つおきの信号線にそれぞれ対応して上下に振り分けられた駆動回路に対応してそれぞれ供給することにより、簡単な構成により容量カップリングの影響の少ない書き込み電圧を得ることができるという効果が得られる。
- (4) 上記分圧回路は2つの分圧回路からなり、一方の分圧回路には上記スイッチ回路を通して交流化信号に従って極性が反転される動作電圧を供給し、他方の分圧回路には極性反転増幅回路を介して動作電圧を供給して、これら2つの分圧回路の分圧出力電圧をボルテージフォロワ回路を介して液晶パネルの1つおきの信号線にそれぞれ対応して上下に振り分けられた駆動回路に対応して供給する

(8) 多階調用の駆動電圧を発生させる電源回路が搭載された実装基板を、液晶表示パネルの裏面側にバックライトを挟むように重ね合わせて配置することにより、正面側からみたサイズの大型化を防ぐことができるという効果が得られる。

以上本発明者によりなされた発明を実施例に基づいて具体的に説明したが、本願発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、各階調の電圧は、等分されるものである必要はなく、必要に応じてオフセットを持つようにしてもよい。すなわち、分圧抵抗回路の分圧比に多少のずれを持たせるようにしてもよい。階調は8階調の他4階調のように設定するものであってもよい。例えば、4階調にしたときには、カラー表示では $4 \times 4 \times 4 = 64$ 色のカラー表示が可能になる。

基準電圧や温度補償用の電圧を発生させる回路は、多階調用の駆動電圧を発生させる分圧回路に対して直列に挿入するものであってもよい。この



場合、基準電圧や温度補償用の電圧発生回路としてレベルシフト回路を利用することができる。

多階調液晶表示装置はカラーテレビジョン受像機に利用するものであってもよい。ただし、前記のような駆動電圧発生回路を用いるものであるため、RGBに分離された映像信号がそれぞれ3ビットづつのデジタル信号に変換されていればよい。この場合、テレビジョン用の映像信号はインタレースモードにより形成されるから、その映像信号をいったんフレームメモリに記憶させ、奇数フレームに対応して画素に対して正方向の電圧を書き込み、偶数フレームに対応して負方向の電圧を書き込むようにすればよい。

また、基準電圧と視角補正電圧は、液晶にアナログ電圧を書き込むときにも利用できる。すなわち、アナログ電圧の黒レベルを第1図に示したような視角補正電圧 $V_K$ により調整し、白レベルがしきい値電圧 $V_{TH}$ に対応したものにすればよい。すなわち、アナログ信号の振幅が上記電圧 $V_K \sim V_{TH}$ の範囲で変化させればよい。すなわち、この

発明では、上記のようなアナログ信号も実質的な階調表示の一つの形態として捕らえるものである。この場合でも、視角に対する色調の補正が同様に簡単にしかも正確に行えるものとなる。

この発明は、多階調液晶表示装置とその駆動電圧発生回路に広く利用できるものである。

(発明の効果)

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。すなわち、液晶表示パネルに対して上下方向に異なる少なくとも2つの視角に対応した輝度-電圧特性の傾きにそれぞれ沿った直線の延長線上での交点から近似的な基準電圧を求め、上記視角に対応して変化させられる電圧を形成して、この電圧に連動した分圧電圧により補正された多階調表示のための駆動電圧を形成することにより、1個所の調整により多階調のための複数の駆動電圧をその視角に対応した輝度-電圧特性の傾きに沿って変化させることができるから、視角の上下方向の変化に対する階調表示の調整が

簡単にしかも正確にできる。そして、多階調表示用の駆動電圧を形成する分圧回路に対して、液晶の交流化信号に従い極性反転させた動作電圧をスイッチ回路を介して供給することにより、簡単な構成により交流駆動電圧を発生させることができる。

#### 4. 図面の簡単な説明

第1図は、この発明に係る液晶の多階調表示における視角補正方式の原理を説明するための特性図、

第2図は、多階調表示における視角補正機能を持つ駆動電圧発生回路の一実施例を示す基本的回路図、

第3図は、上記電圧可変手段1を用いた調整による輝度-視角曲線図、

第4図は、この発明に係る液晶の多階調表示における温度特性を考慮した視角補正方式の原理を説明するための特性図、

第5図は、上記電圧可変手段1と2を用いた電圧調整による輝度-視角曲線図、

第6図は、多階調表示のための液晶駆動電圧の基本的な一実施例を示す回路図、

第7図は、この発明に係るTFT液晶表示装置の一実施例を示すブロック図、

第8図は、ドレインドライバーの要部一実施例を示すブロック図、

第9図は、この発明に係る多階調液晶表示装置におけるマザーボードの一実施例を示す回路図、

第10図は、上記駆動電圧発生回路の一実施例を示す回路図、

第11図は、上記駆動電圧発生回路の他の一実施例を示す回路図、

第12図は、上記TFTパネルの動作の一例を説明するための駆動波形図、

第13図は、上記電源安定化回路の一実施例を示す回路図、

第14図は、この発明に係る多階調液晶表示装置の一実施例を示す背面図、

第15図は、この発明に係る多階調液晶表示装置の他の一実施例を示す正面図、

第16図は、上記多階調液晶表示装置の他の一実施例の側面図、

第17図は、上記多階調液晶表示装置の他の一実施例の背面図、

第18A図は、この発明が適用されるアクティブ・マトリックス方式カラー液晶表示装置の1画素とその周辺部の一実施例の平面図、

第18B図は、上記第18A図のII B-II B切断線における一実施例の断面と表示パネルのシール部分付近の断面図、

第18C図は、上記第18A図のII C-II C切断線における一実施例の断面図、

第19図は、上記第18A図に示す画素を複数配置したときの一実施例を示す平面図、

第20図ないし第22図は、第18A図に示す所定の層のみを描いた平面図、

第23図は、第19図に示す画素電極層とカラーフィルタ層のみを描いた平面図、

第24図は、アクティブ・マトリックス方式のカラー液晶表示装置の液晶表示部を示す等価回路

図、

第25図は、第18A図に記載された画素の等価回路図、

第26図は、この発明に係る多階調液晶表示装置の他の一実施例を説明するための概念図、

第27図は、TFTパネルの上下方向の視角差に対応した補正用電圧発生回路の一実施例を示す回路図、

第28図は、TFTパネルの上下方向の視角差に対応した補正用電圧発生回路を含む駆動電圧発生回路の一実施例を示す回路図、

第29図は、TFTパネルの上下方向の視角差に対応した補正用電圧発生回路の他の一実施例を示すブロック図、

第30図は、この発明に係る多階調液晶表示装置を用いたラップトップ型マイクロコンピュータの一実施例を示す概略斜視図、

第31図は、液晶の視角範囲を説明するための特性図である。

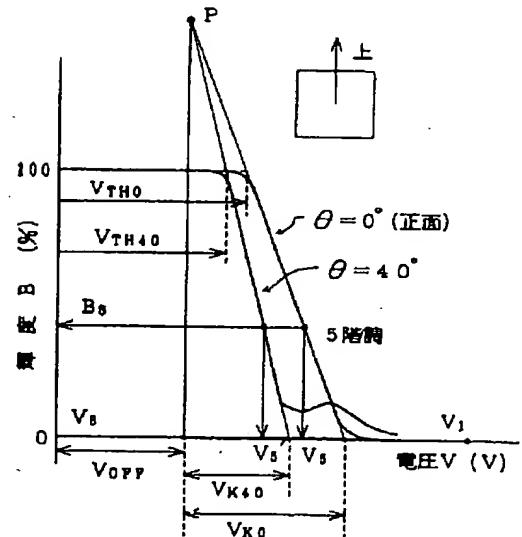
$V_{OFF}$ ・・・基準電圧、 $V_x$ ・・・視角補正電圧、

$V_{TH}$ ・・・しきい値電圧、 $V_1 \sim V_5$ ・・・多階調駆動電圧、 $SW1$ 、 $SW2$ ・・・スイッチ、 $TCON3$ ・・・タイミングコンバータ、 $FPC$ ・・・フレキシブル配線、 $OP1$ 、 $OP2$ ・・・演算増幅回路、 $ROM$ ・・・デコーダ

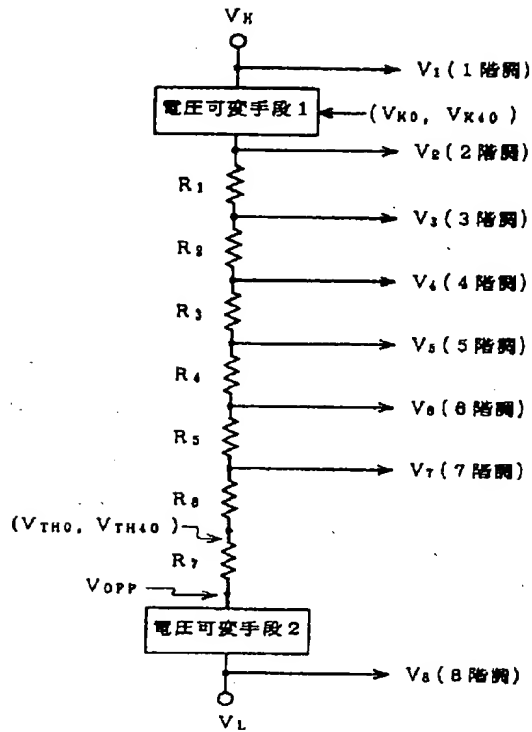
$SUB$ ・・・透明ガラス基板、 $GL$ ・・・走査信号線、 $DL$ ・・・映像信号線、 $GI$ ・・・絶縁膜、 $GT$ ・・・ゲート電極、 $AS$ ・・・i型半導体層、 $SD$ ・・・ソース電極又はドレイン電極、 $PSV$ ・・・保護膜、 $LS$ ・・・遮光膜、 $LC$ ・・・液晶、 $TFT$ ・・・薄膜トランジスタ、 $ITO$ ・・・透明電極、 $g$ 、 $d$ ・・・導電膜、 $C_{add}$ ・・・保持容量素子、 $C_{gs}$ ・・・重ね合わせ容量、 $C_{plx}$ ・・・液晶容量（英文字の後の数字の添字は省略）。

代理人弁理士 徳若 光政

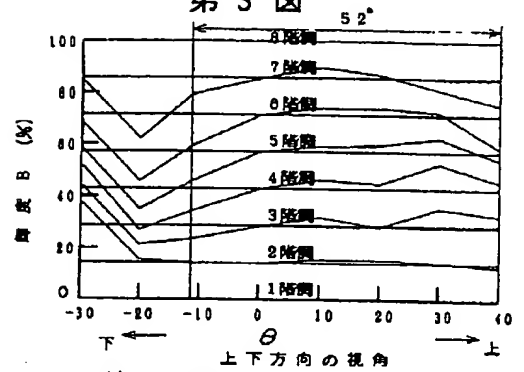
## 第1図



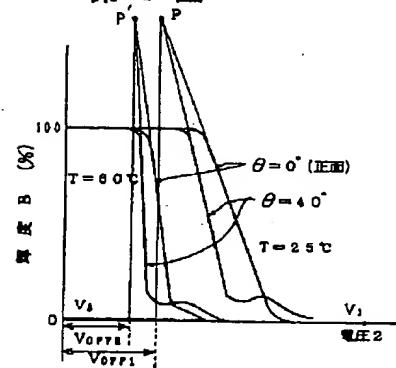
第2図



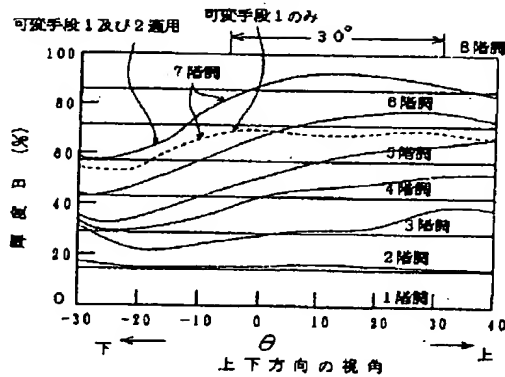
第3図



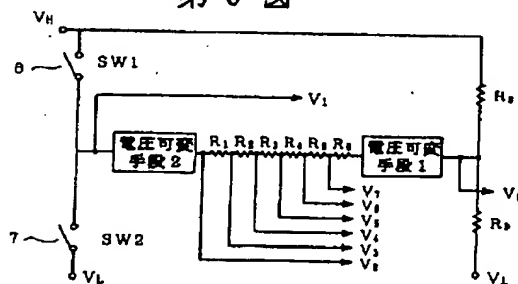
第4図



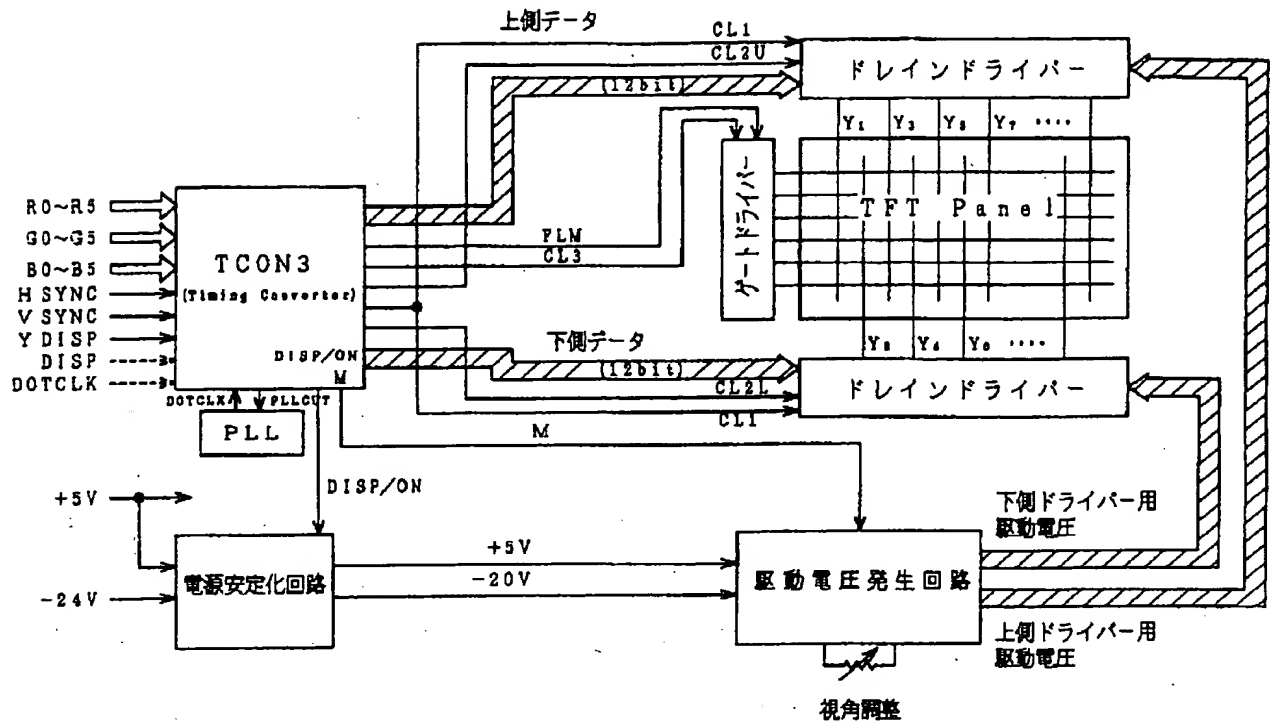
第5図



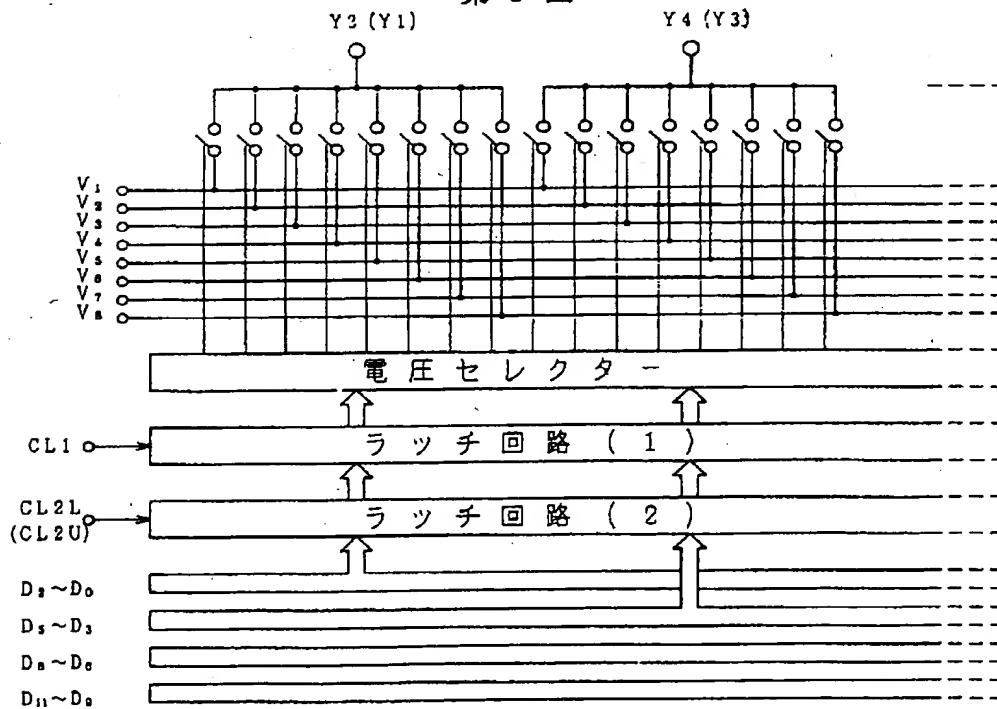
第6図



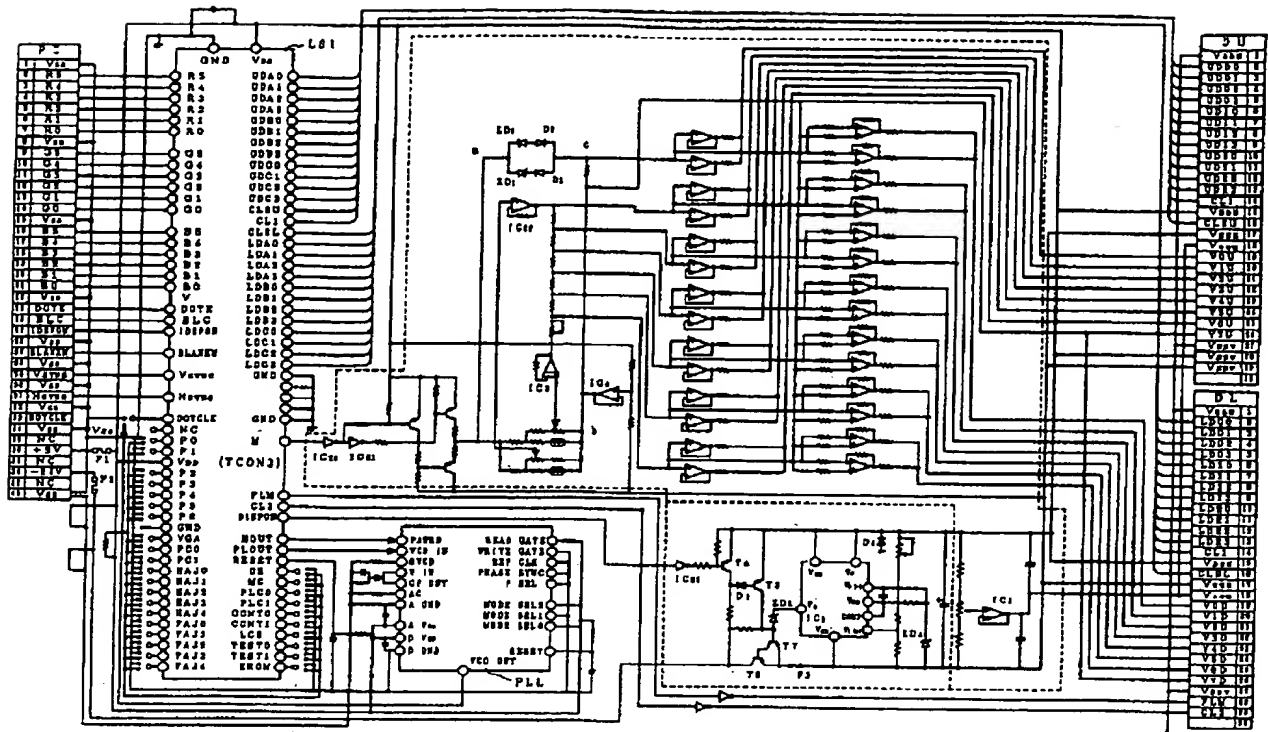
第 7 図



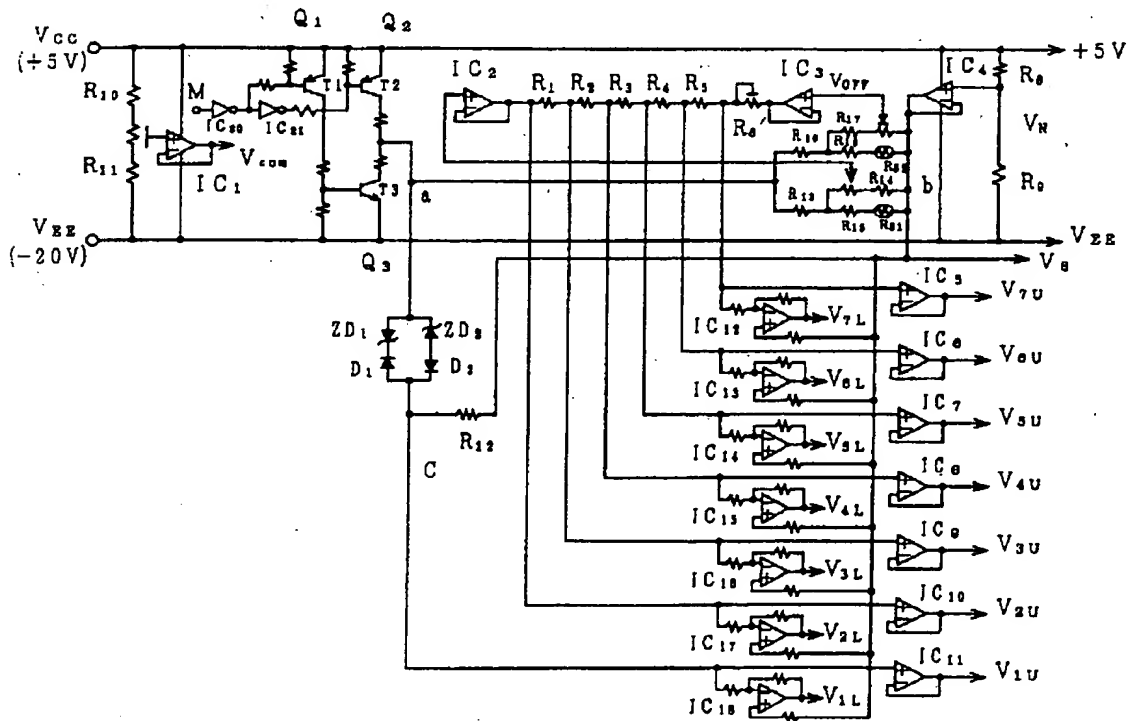
第 8 図



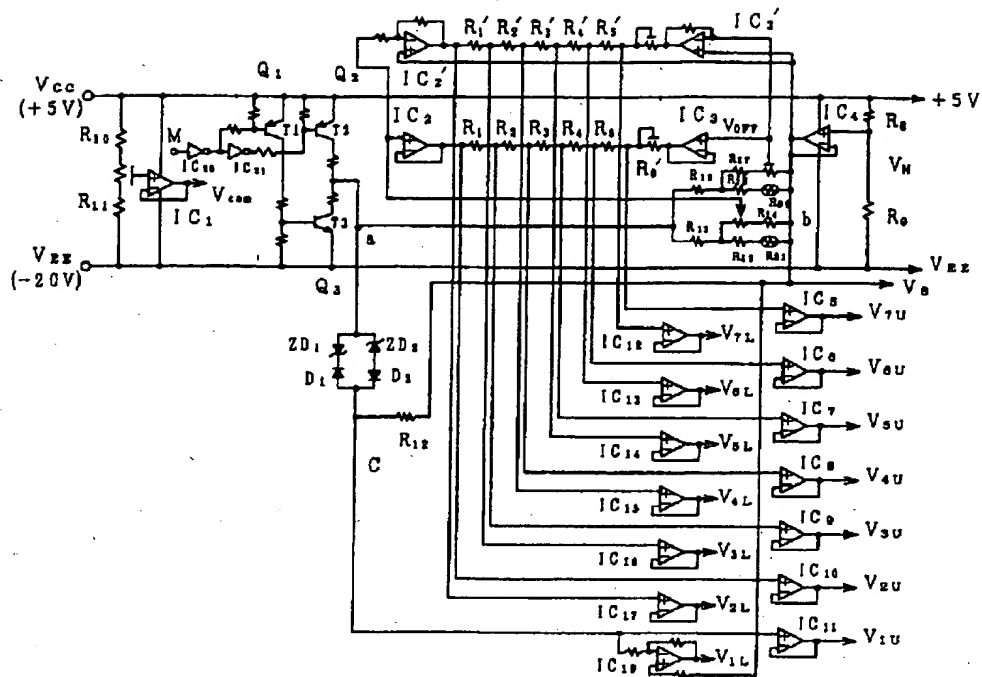
第 9 図



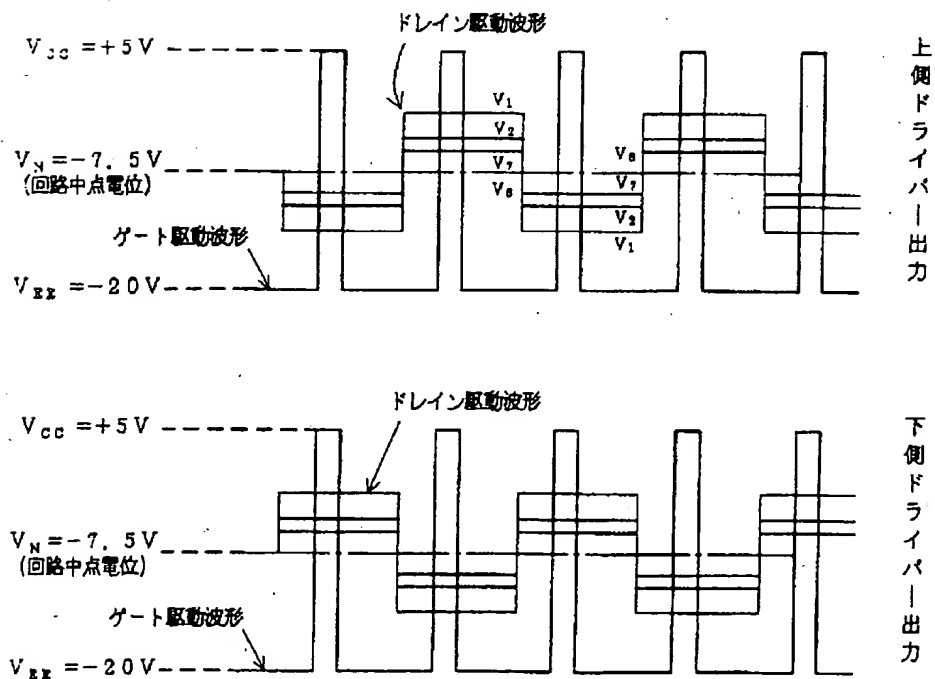
第 10 図



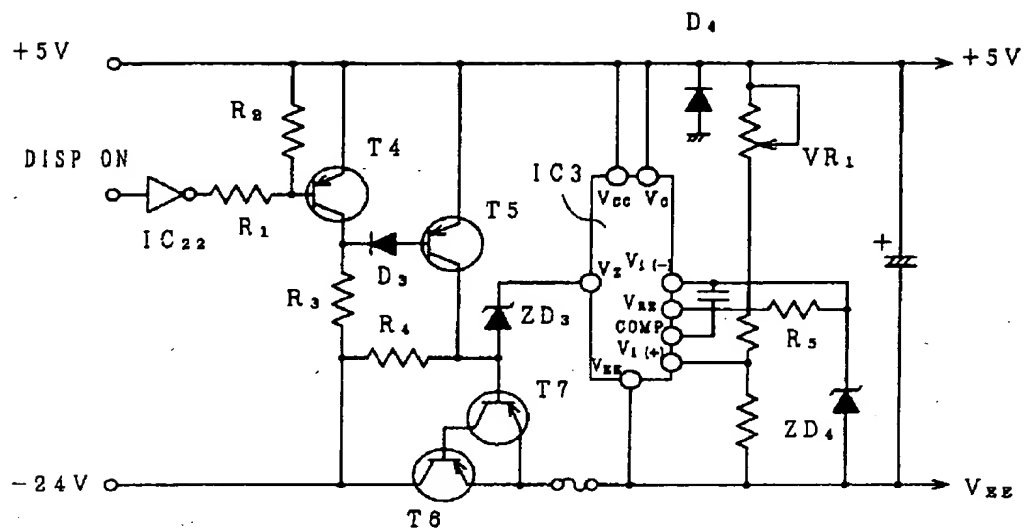
第 11 図



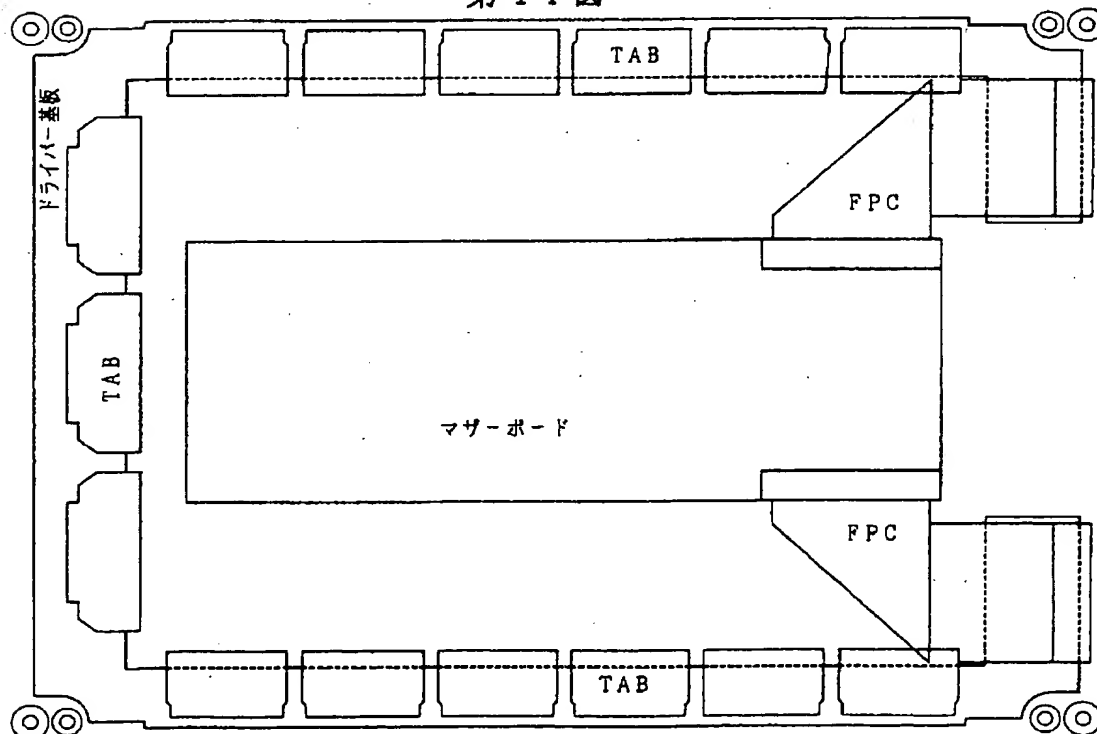
第 12 図



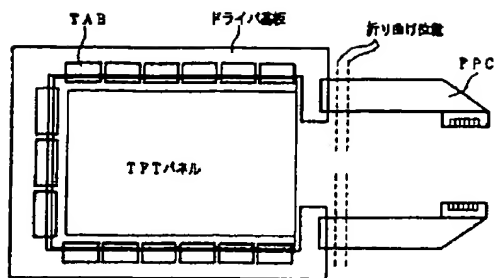
第 13 図



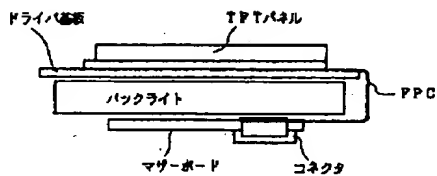
第 14 図



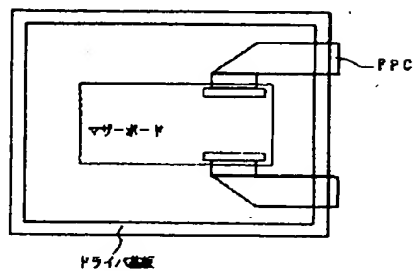
第15図



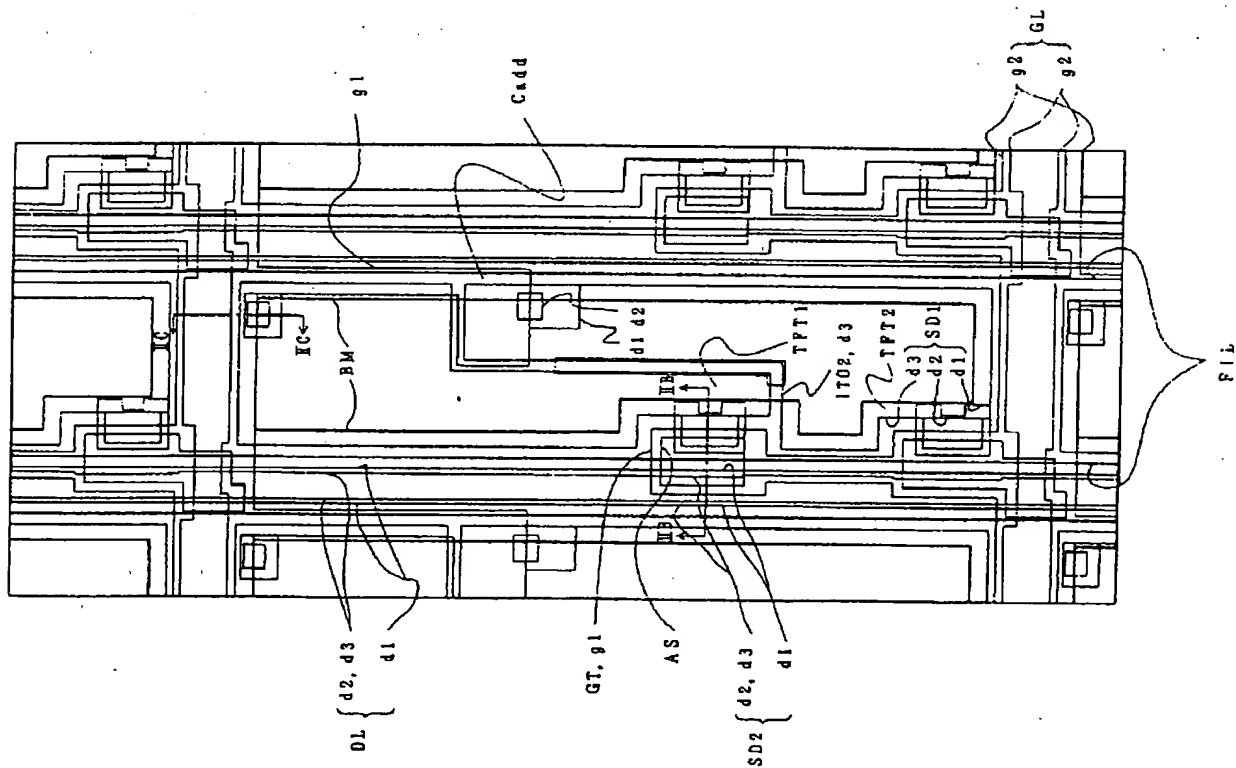
第16図



第17図



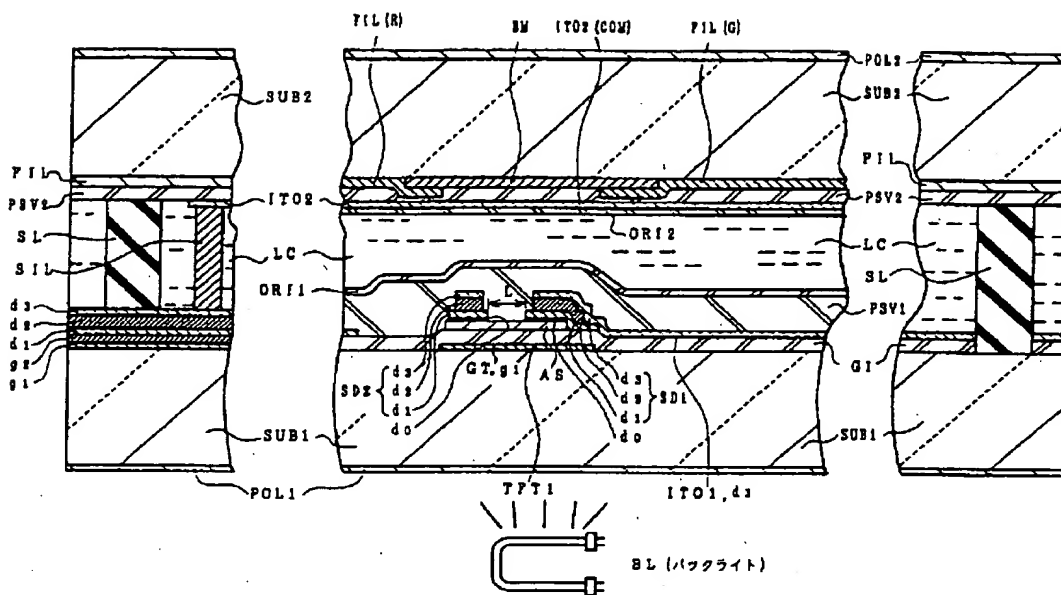
第18A図



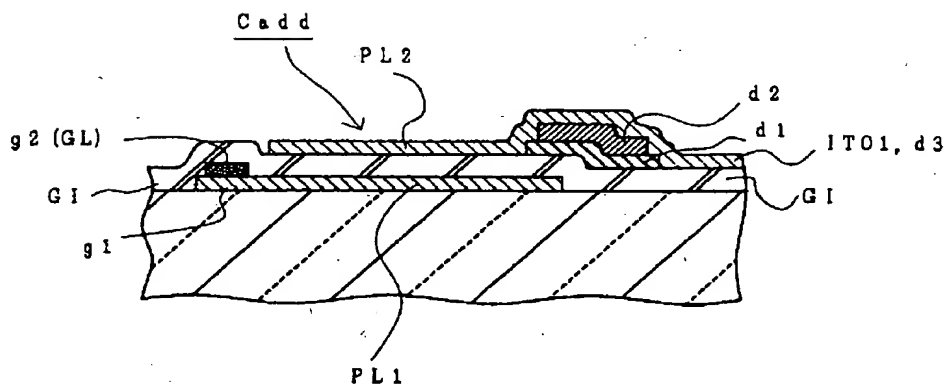


第18B図

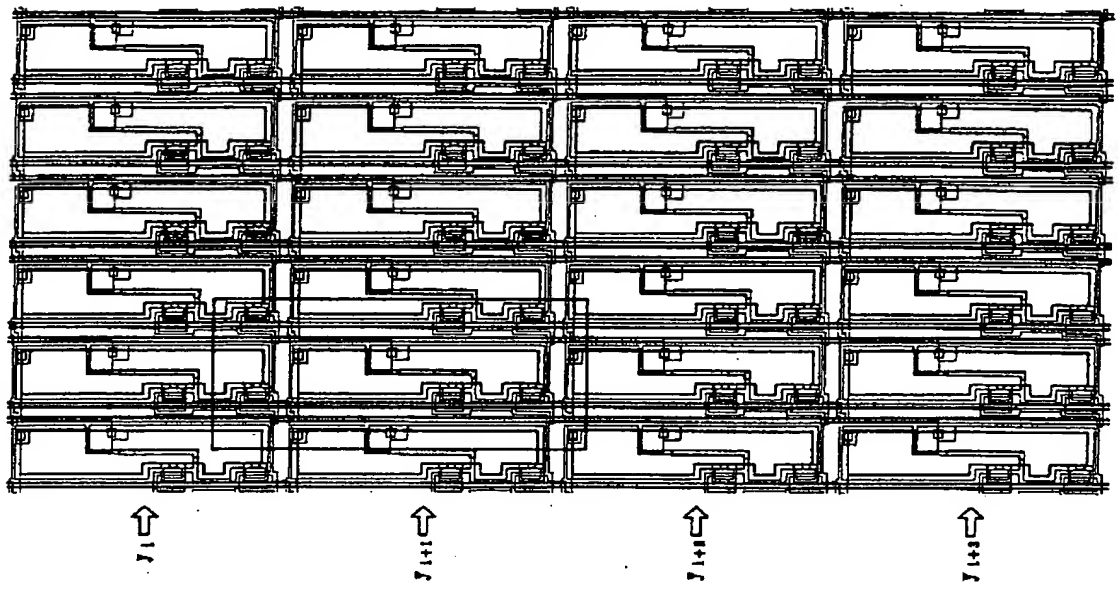
POL1, POL2...偏光板  
 SUB2...上部ガラス基板  
 FIL...カラーフィルタ  
 PSV2...カラーフィルタの保護膜  
 ITO2...共通透明画素電極  
 ORI2...上部配向膜  
 LC...液晶  
 ORI1...下部配向膜  
 SL...ブラックマトリクス  
 BM...ブラックマトリクス  
 PSV1...TFTの保護膜  
 ITO1 (層d3)...透明画素電極  
 SD...ソース・ドレイン電極  
 (層d1~d3)  
 AS...i型半導体層  
 GI...ゲート絶縁膜  
 GT...ゲート電極 (層g1, g2)  
 SUB1...下部ガラス基板  
 BL...バックライト



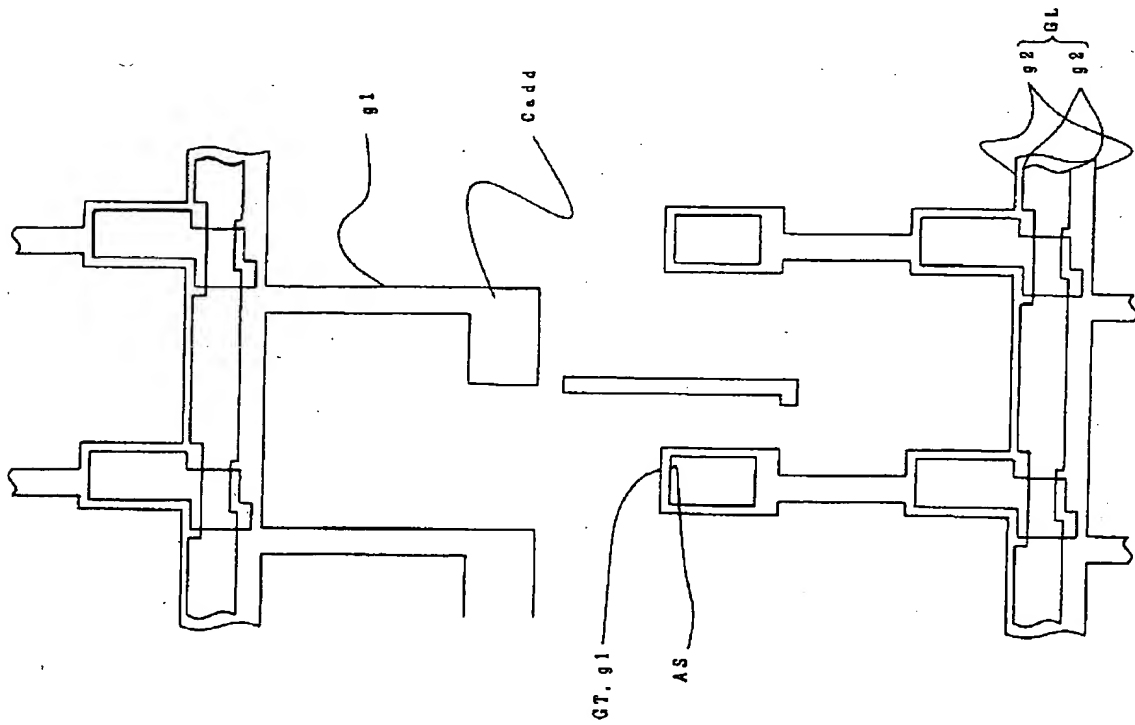
第18C図



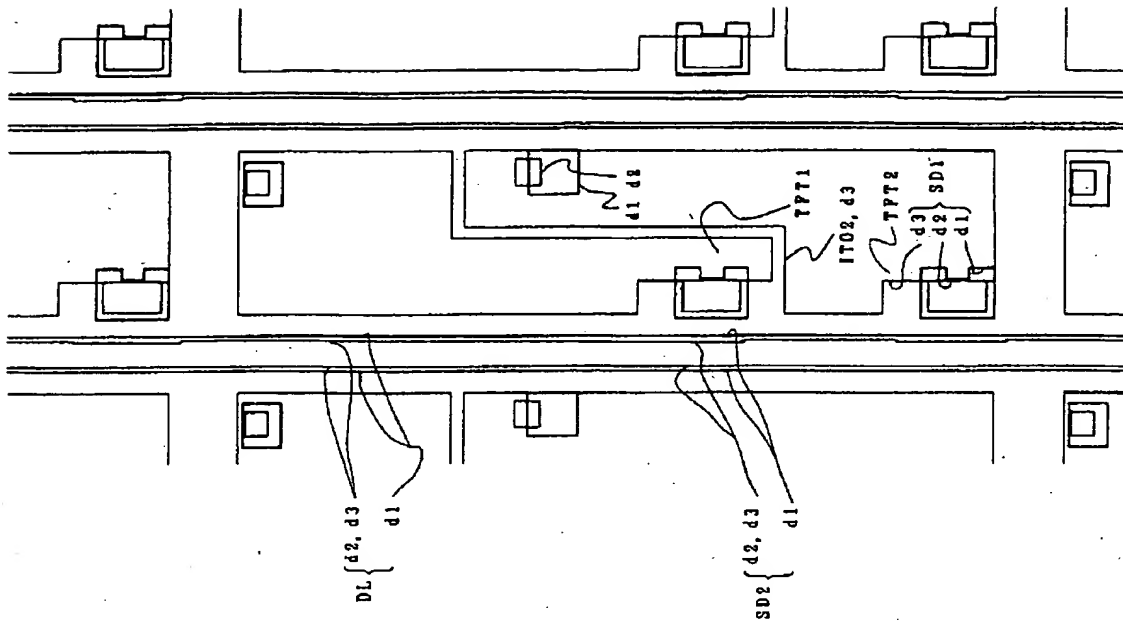
第19図



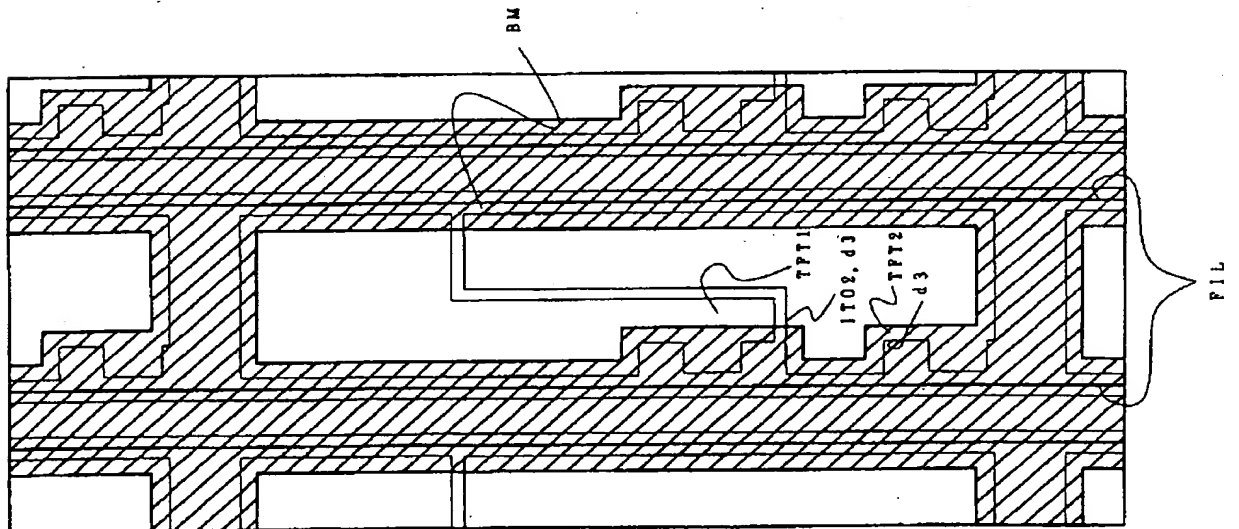
第20図



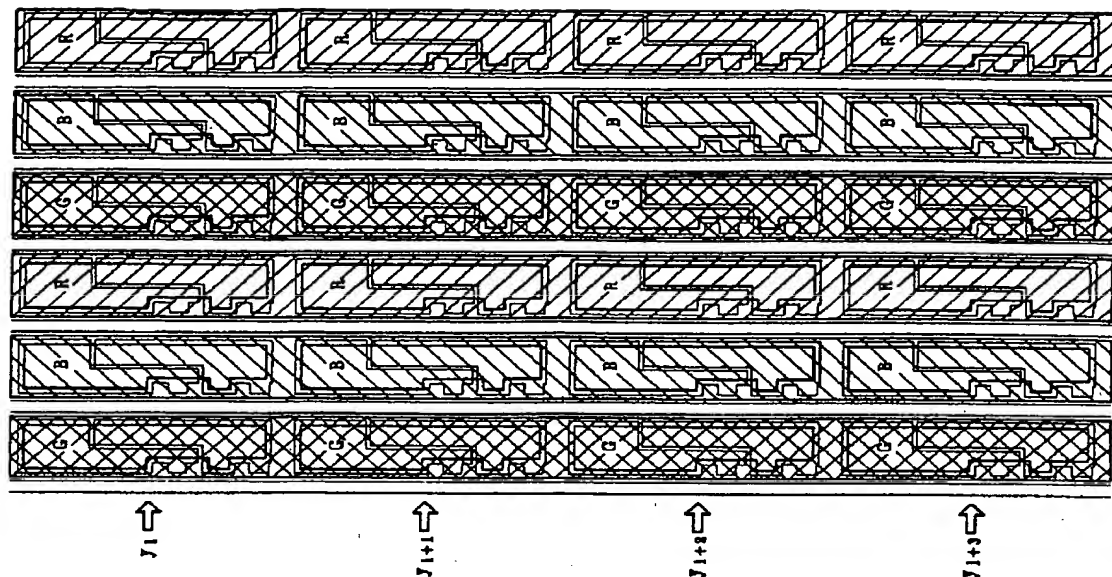
第21図



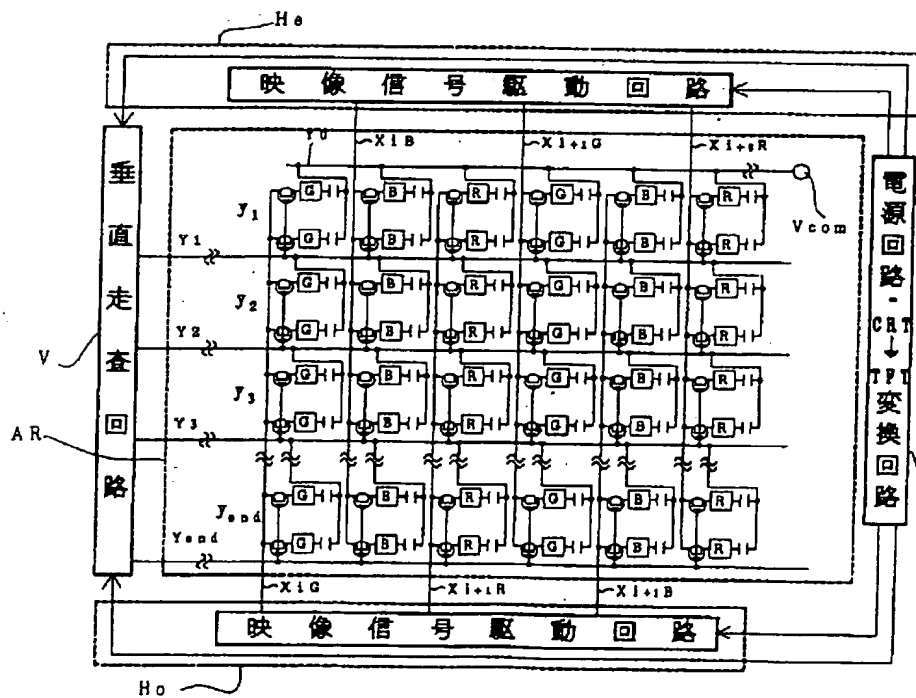
第22図



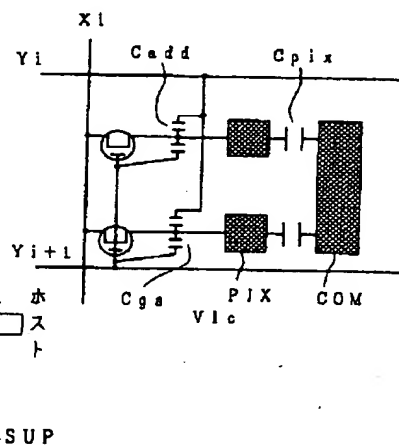
第23図



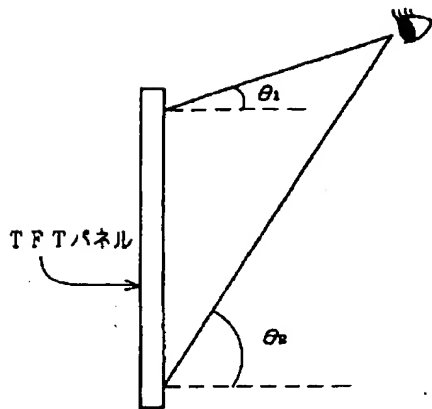
第24図



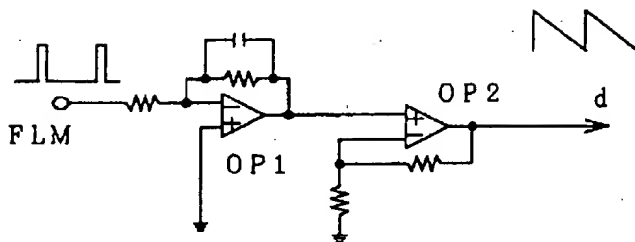
第25図



第 26 図

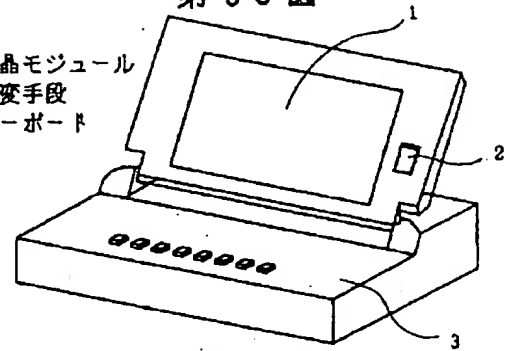


第 27 図

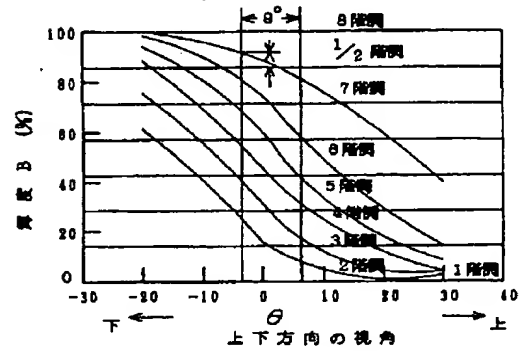


第 30 図

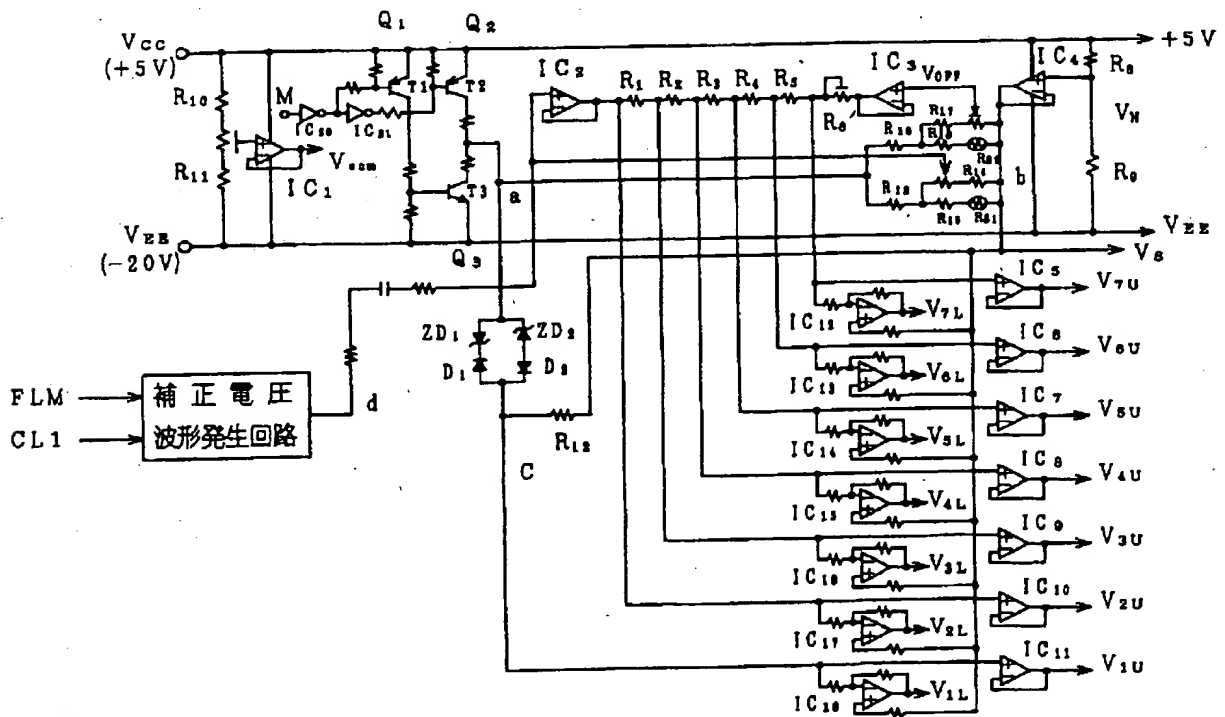
- 1...液晶モジュール
- 2...可変手段
- 3...キーボード



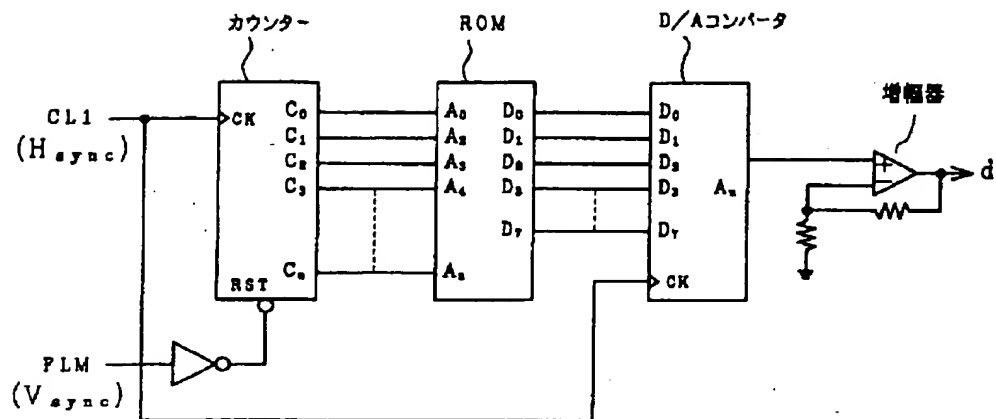
第 31 図



第 28 図



第 29 図



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成10年(1998)10月23日

【公開番号】特開平3-260622

【公開日】平成3年(1991)11月20日

【年通号数】公開特許公報3-2607

【出願番号】特願平2-60589

【国際特許分類第6版】

G02F 1/133 550  
580

G09G 3/36

【F1】

G02F 1/133 550  
580

G09G 3/36

手続を有する特許 (自発)

平成9年 2月23日

特許庁長官 殿

事件の表示 平成 2年特許願第 60589号

発明の名称 多階調液晶表示装置とその駆動電圧発生回路

補正をする者

事件との関係 特許出願人

住 所 東京都千代田区神田駿河台四丁目6番地

名 称 (510)株式会社 白 工 業 作 業 所

代 表 者 金 井 務

方 式 空

代 理 人 〇181

住 所 東京都三鷹市井の頭5丁目16番8号

加0422-46-5761 FAX0422-47-3316

氏 名 (8193)井上 建士 徳寿 光雄

補正の対象 明細書の「特許請求の範囲」及び「発明の詳細な説明」の各欄並びに係付図面

補正の内容 1.特許請求の範囲を明細書の通りに補正する。

白 工 業 作 業 所

2. 明細書第13頁第9行目「 $V_{ss}$ と電圧 $V_{ss}$ 」を  
「 $V_{ss}+V_{off}$ と電圧 $V_{ss}+V_{off}$ 」と補正する。
3. 明細書第13頁第15行目「100%の白」を「0%の黒」と補正する。
4. 明細書第14頁第11行目「 $V_{ss}$ 」を「 $V_{ss}+V_{off}$ 」と補正する。
5. 明細書第14頁第16行目「 $V_{ss}-V_{ss}$ 」を  
「 $V_{ss}+V_{off}-V_{ss}$ 」と補正する。
6. 明細書第15頁第1行目「0%の黒」を「100%の白」と補正する。
7. 明細書第15頁第5行目「 $V_{ss}$ や $V_{ss}$ 」を  
「 $V_{ss}+V_{off}$ や $V_{ss}+V_{off}$ 」と補正する。
8. 明細書第15頁第7行目「 $V_{ss}$ や $V_{ss}$ 」を  
「 $V_{ss}+V_{off}$ や $V_{ss}+V_{off}$ 」と補正する。
9. 明細書第15頁第11行目「 $V_{ss}$ や $V_{ss}$ 」を  
「 $V_{ss}+V_{off}$ や $V_{ss}+V_{off}$ 」と補正する。
10. 明細書第17頁第12行目「P1」を「P」と補正する。
11. 明細書第17頁第16行目「P2」を「P」と補正する。
12. 明細書第17頁第17行目「P2」を「P」と補正する。
13. 明細書第41頁第19行目～第20行目「+V.と最小電圧-V.」を  
「+V.と最小電圧-V.」と補正する。
14. 明細書第55頁第2行目「第15図」を「第30図」と補正する。
15. 明細書第55頁第7行目「3を本体とし、可変手段2」を  
「30を本体とし、可変手段20」と補正する。
16. 明細書第55頁第8行目「1」を「10」と補正する。
17. 明細書第55頁第11行目「1」を「10」と補正する。
18. 明細書第55頁第14行目「3と多階調液晶表示装置1」を  
「30と多階調液晶表示装置10」と補正する。
19. 明細書第55頁第19行目「21」を「20」と補正する。
20. 明細書第58頁第10行目「3」を「30」と補正する。
21. 明細書第58頁第11行目「2」を「20」と補正する。
22. 明細書第58頁第16行目「1」を「10」と補正する。

23. 明細書第86頁第18行目「1」を「10」と修正する。

24. 添付図面の第2図、第8図、第18A図、第21図、第22図、第27図、第29図、第30図の各々を別紙の通りに修正する。

代理人弁護士 徳 石 光 敏

# 摘 要

## 特許請求の範囲

1. TFTアクティブマトリックス構成の液晶表示パネルに対して上下方向に異なる少なくとも2つの傾角に対応した輝度-電圧特性の極みにそれぞれ対応した直線の延長線上での交点に基づいて近似的に求められる基準電圧を発生させる回路と、  
上記基準電圧と上記傾角に対応して変化する付加電圧とに連動した多段階調光用の駆動電圧を形成する分圧回路と、  
液晶の交差化信号に従い上記基準電圧を発生させる回路及び分圧回路に極性反転させた動作電圧を供給するスイッチ回路とを含むことを特徴とする多段階液晶表示装置。
  2. 上記分圧回路により形成された多段階調光用の駆動電圧は、ボルテージフォロ回路と、上記出力電圧を受けて位相反転を行う反転増幅回路とにそれぞれ供給され、  
上記ボルテージフォロ回路と反転増幅回路を通して形成される駆動電圧は、液晶パネルの1つおきの信号線にそれぞれ対応して上下に振り分けられた駆動回路に対応してそれぞれ供給されるものであることを特徴とする特許請求の範囲第1項記載の多段階液晶表示装置。
  3. 上記分圧回路は2つの分圧回路からなり、  
一方の分圧回路には上記スイッチ回路を通して交差化信号に従って極性が反転される動作電圧が供給され、他方の分圧回路には極性反転増幅回路を介して動作電圧が供給され、  
これら2つの分圧回路の分圧出力電圧は、それぞれボルテージフォロ回路を介して液晶パネルの1つおきの信号線にそれぞれ対応して上下に振り分けられた駆動回路に対応して供給されるものであることを特徴とする特許請求の範囲第1項記載の多段階液晶表示装置。
  4. 上記基準電圧は、その温度依存性に対応した温度補償回路により自動的に温度補償されるものであることを特徴とする特許請求の範囲第1項記載の多段階液晶表示装置。
- とる特許請求の範囲第10項記載の多段階液晶表示装置。
12. 上記最大及び最小極値の駆動電圧の各々は、最小及び最大表示輝度に対応し、最小表示輝度に対応する最大極値の駆動電圧は、表示輝度の近傍で、駆動電圧の傾斜を上昇させるにつれ、表示輝度が上昇するという特性曲線の緩やかな特性の影響を受けないように十分なマージンをとって設定していることを特徴とする特許請求の範囲第8項記載の多段階液晶表示装置。
  13. 上記中間調駆動電圧発生手段は、電圧可変手段を含み、上記電圧可変手段は、複数の直列接続した抵抗素子から構成され、上記電圧可変手段に電気接続されるものであることを特徴とする特許請求の範囲第8項記載の多段階液晶表示装置。
  14. 上記電圧可変手段は、第1の電圧可変手段と、第2の電圧可変手段とから構成され、これら第1電圧可変手段と第2電圧可変手段との間に上記複数の直列接続した抵抗素子が接続されることを特徴とする特許請求の範囲第13項記載の多段階液晶表示装置。
  15. 上記最大極値の駆動電圧及び中間調表示用駆動電圧の全ては、どの駆動期間においても、上記最小極値の駆動電圧に対して、正側あるいは負側に電圧設定されることを特徴とする特許請求の範囲第8項記載の多段階液晶表示装置。
  16. 上記スイッチ手段によって、上記最大極値の駆動電圧及び中間調表示用駆動電圧の各々を周期的に2レベル電圧間で切り替える動作期間が、  
第1の駆動期間では、上記最大極値の駆動電圧及び中間調表示用駆動電圧の各々を上記最小極値の駆動電圧に対して、正側に電圧設定されるように、各々の第1電圧に設定するように切り替える動作期間と、  
上記第1の駆動期間と交互に変化する第2の駆動期間では、上記最大極値の駆動電圧及び中間調表示用駆動電圧の各々を上記最小極値の駆動電圧に対して、負側に電圧設定されるように、各々の第2電圧に設定するように切り替える動作期間とからなることを特徴とする特許請求の範囲第15項記載の多段階液晶表示装置。
  17. 上記最大及び最小極値の駆動電圧の各々は、最小及び最大表示輝度に対応していることを特徴とする特許請求の範囲第8項記載の多段階液晶表示装置。

5. 上記分圧回路には、動作電圧が低出力インピーダンスのバッファアンプを介して供給されるものであることを特徴とする特許請求の範囲第1項記載の多段階液晶表示装置。
6. 上記液晶の交差化駆動電圧を形成するためのスイッチ回路を通した電圧は、TFTトランジスタの実効的なしきい値電圧に見合った双方向のレベルシフト電圧を形成するレベルシフト回路に供給され、  
このレベルシフト回路を介して液晶の信号線に与えられる絶対値的な最大駆動電圧を形成するものであることを特徴とする特許請求の範囲第1、第2又は第3項記載の多段階液晶表示装置。
7. 上記液晶の交差化信号によりスイッチ制御されるスイッチ回路を介して極性の切り替えが行われる電圧を極性正又は極性負駆動電圧発生回路に供給し、そこで発生された電圧を低出力インピーダンスのバッファアンプを通して多段階調光用の駆動電圧を形成する分圧回路に与えるものであることを特徴とする特許請求の範囲第1、第2又は第3項記載の多段階液晶表示装置。
8. ゲート駆動回路、及びドレイン駆動回路を有するTFTアクティブマトリックス構成の液晶表示パネルと、上記ゲート駆動回路を駆動するゲート駆動手段と、上記ドレイン駆動回路を駆動するドレイン駆動手段とから構成される多段階液晶表示装置において、  
中間調表示輝度に対応する各々の駆動電圧は、電圧可変手段から生成され、最大及び最小極値の駆動電圧は、上記電圧可変手段を介さずに生成され、  
更に、これらの駆動電圧は上記ドレイン駆動手段に供給されることを特徴とする多段階液晶表示装置。
9. 上記電圧可変手段は、複数の抵抗素子が直列に接続されていることを特徴とする特許請求の範囲第8項記載の多段階液晶表示装置。
10. 上記最大極値の駆動電圧及び中間調表示用駆動電圧の各々を周期的に2レベル電圧間で切り替えるように、上記ドレイン駆動手段の外部に配設されたスイッチ手段を更に有することを特徴とする特許請求の範囲第8項記載の多段階液晶表示装置。
11. 上記電圧可変手段は、複数の抵抗素子を直列に接続したものであることを特

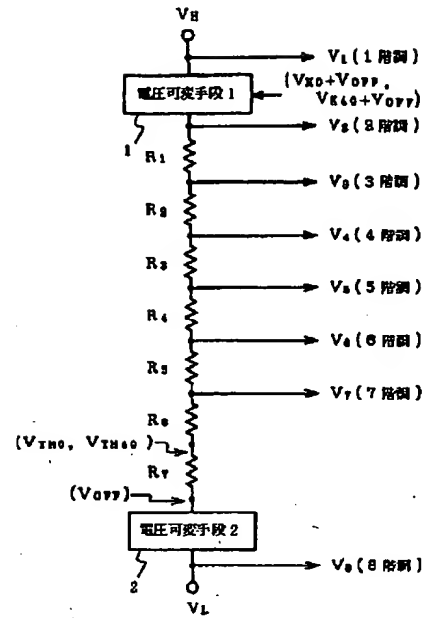


18. TPTアタチマトリックス構成の液晶表示パネルに対して上下方向に異なる少なくとも2つの縦画に対応した輝度-電圧特性の傾きにそれぞれ沿った直線の延長線上の交点に基づいて近似的に求められる基準電圧を発生させる回路と、

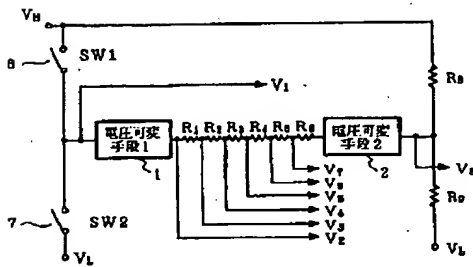
上記基準電圧と上記縦画に対応して変化させられる補正電圧とに連動した多段階表示用の駆動電圧を形成する分圧回路と、

液晶の交差化電圧に依り上記基準電圧を発生させる回路及び分圧回路に依り反転させた動作電圧を供給するスイッチ回路とを含むことを特徴とする多段階液晶表示装置の駆動電圧発生回路。

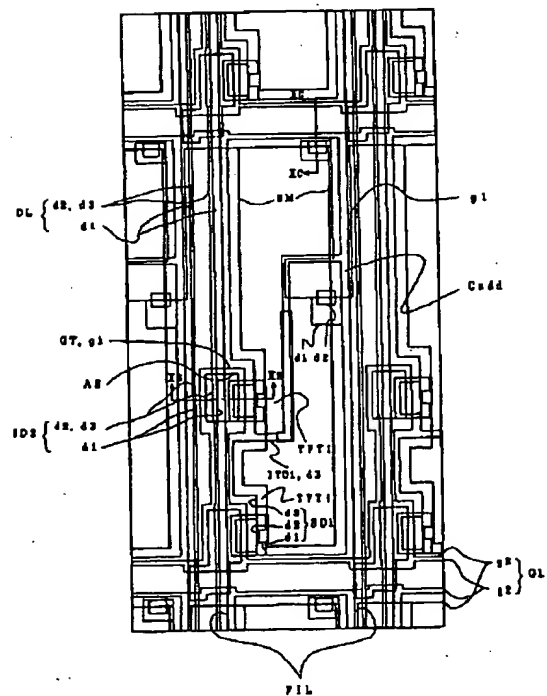
第 2 図



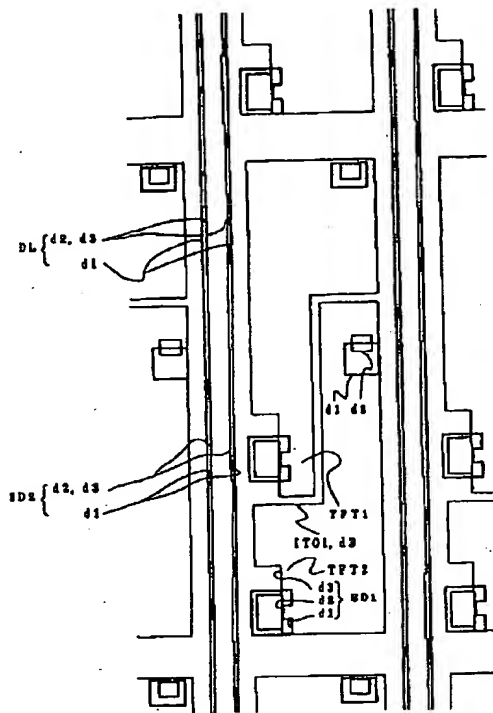
第 6 図



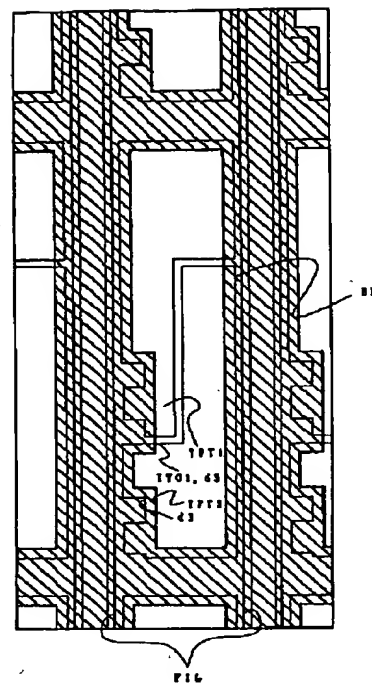
第 18 A 図



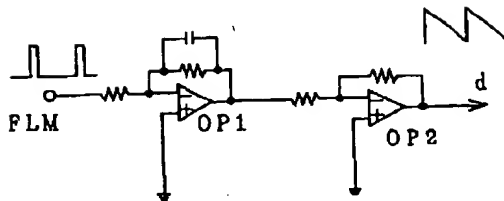
第 21 図



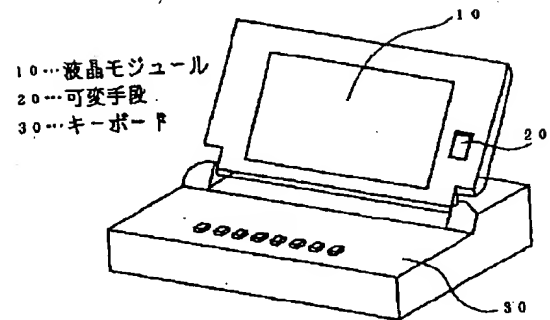
第 22 図



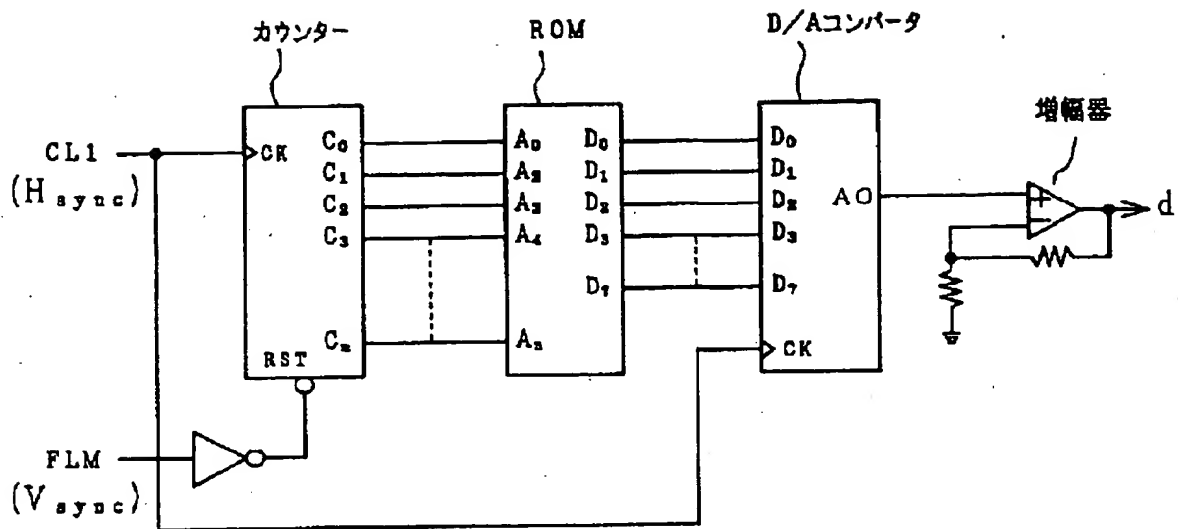
第 27 図



第 30 図



第 29 図



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**